

劲芯微电子

增强型 8051-内核微控制器 CV5003 规格书





	目录	
1	概述	
2		
3	7 ,115 ,7 , 7,11	
4	V13 110-11	
	4.1 TSSOP20 引脚配置:	
	4.2 QFN20 引脚配置:	
	4.3 引脚说明:	
	4.4 引脚注意事项:	
	储存器 ROM 和 RAM 结构	
	5.1 MTP ROM 程序内存	17
	5.2 RAM 数据内存	17
	5.2.1 SRAM	
	5.2.2 XRAM	
6	14 // 1 / 74 // 14	
	6.1 SFR 内存映像	
	6.2 SRF 所有定义和复位值	
	6.2.1 PAGE0 寄存器	
	6.2.2 PAGE1 寄存器	
	6.3 常用特殊寄存器功能介绍	
7	IO 端口结构及工作模式	30
	7.1 强推挽输出模式	30
	7.2 高阻输入模式	30
	7.3 带上拉电阻的输入模式	31
	7.4 带下拉电阻的输入模式	31
	7.5 开漏输出模式(Open Drain)	32
	7.6 IO 端口相关配置寄存器	32
	7.6.1 P1.P0 输入输出配置	32
	7.6.2 P0,P1 上下拉电阻及开漏输出	34
	7.6.3 P2 端口功能寄存器	35
	7.7 IO 输入电压门限设置	37
	7.8 I/O 相关寄存器配置总表	38
	劲芯微电子 第 2 页 共 137 页	V4.0



	I/O 设置总表 1		38
	I/O 设置总表 2		39
8 定时	·器 T0 /T1		40
8.1	TO 和 T1 相关特殊功能寄存器		41
9 定时	器 2		44
9.1 気	定时模式-自动重装载功能模式		44
9.2	比较功能模式		47
9.3 排	f 获功能		48
10 定时	器 3 及其输入捕获		50
10.1	控制寄存器		51
10.2	计数器及捕获寄存器		53
10.3	输入捕获功能及滤波时间说明		55
11 硬件	- 32 位乘/除法器		56
11.1	MDU 简介		56
11.2	乘/除法运算的参数和结果寄存器		56
11.3	乘除法运算单元的操作步骤如下: .		57
12 复位	; 		58
12.1	上电复位		58
12.2	欠压复位		58
12.3	外部复位		59
12.4	看门狗定时器复位		59
12.5	软件复位		59
12.6	复位相关寄存器		59
13 看门]狗(WDT)		62
14 自嘮	·醒定时器(WKT)		64
15 IO 管	別中断		65
16 中断	「系统		69
16.1	中断向量		69
16.2	中断使能		70
16.3	外部中断标志		72
16.4	中断优先级		73
	劲芯微电子	第 3 页 共 137 页	V4.0



16.5	中断服务	75
17 串口	7控制器(UART)	76
17.1	串行接口 0	76
17.2	串行接口 1	78
17.3	串行接口 0 和 1 的多处理器通信	80
17.4	波特率发生器示例	80
17.5	串口 0/1 配置过程	81
18 脉冲	中带宽调制 PWM	82
18.1	脉冲宽度调制发生器	83
18.2 I	PWM 类型	85
18.	.2.1 边沿对齐模式	85
18.	.2.2 中心对齐模式	86
18.3	工作模式	86
18.	.3.1 独立输出模式	86
18.	.3.2 带死区插入的互补模式	86
18.	.3.3 同步模式	87
18.4 l	PWM 控制寄存器	88
	PWMCON0(F9h) PWM 控制寄存器 0	88
\$	PWMCON1(FAh)PWM 控制寄存器 1	89
\$	PCKCON(FBh) PWM 时钟控制寄存器	90
\$	PDTEN(D9h)PWM 死区时间使能寄存器	90
\$	PDTCNT(DAh) PWM 死区时间计数寄存器, 低字节 8 位	91
\$	PWM 周期及占空比寄存器	91
18.5	输出掩码控制	92
	PMEN(DBh) PWMx 输出掩码使能位	92
\$	PMD(DCh) PWMx 掩码数据寄存器	92
18.6	故障刹车	93
18.7	极性控制	94
18.8 I	PWM 中断	94
19 12 位	立模数转换 ADC	96
19.1	外部触发 ADC	96
	 	V4.0



	100
19.3 ADC 数模转换控制	100
19.3.1 输入 IO 配置,可以开关 IO 上的 AD 功能	101
19.3.2 配置采样通道和参考电压	102
19.3.3 配置采样频率和时间以及内部参考电源	103
19.3.4 ADC 采样结果	105
19.4 ADC 校准方法	105
19.5 单次序列转换方法	107
20 I2C 总线	108
20.1 I2C 相关寄存器	108
20.2 I2C 写流程	110
20.3 I2C 读流程	110
20.4 I2C 从机时序	111
21 电源管理与监控	112
21.1 空闲和掉电模式	112
21.2 中断唤醒	112
21.3 LVD 低压检测	112
22 系统时钟	114
23 运算放大器/比较器	115
23.1 OP/CMP 寄存器及功能配置	116
23.1.1 CMP0 配置选择:	116
23.1.2 CMP1 配置选择:	118
23.1.3 CMP2 配置选择:	119
23.1.4 CMP3 配置选择:	119
23.2 运放/比较器中断及触发	120
23.3 运放/比较器失调校准	122
23.4 运放/比较器滤波设置	123
24 指令集	124
24.1 符号说明	124
24.2 算术运算	125
24.3 逻辑运算	126
ᅺᆉᄲᆚᆛ	



	24.4 数据传递	
	24.5 程序分支	128
	24.6 布尔运算	129
2	25 电气特性	130
	25.1 极限参数	130
	25.2 DC 特性	130
	25.3 AC 特性	132
	25.4 ADC 特性	133
	25.5 MTP 特性	133
	25.6 BOR 检测电压特性	134
	25.7 LVD/PLVD 检测电压特性	134
	25.8 运放特性	135
	25.9 比较器特性	135
	25.10 其他电气特性	135
26	26 封装信息	136
	26.1 CV5003T 产品的外形尺寸:	136
	26.2 CV5003Q 产品外形尺寸图:	137



1 概述

CV5003是一颗高速高效率的增强型8位单片机,包含: 256字节SRAM, 1024字节XRAM, 最多可达18个标准IO管脚。还提供了丰富的功能模块,两组标准16位定时器/计数器: 定时器0及1, 两组带有3路管脚输入捕获模式的16位定时器2、定时器3, 电源管理模块支持上电复位和低压检测,一组看门狗定时器(WDT),支持低功耗模式,空闲模式和掉电模式,一组自唤醒定时器(WKT),两组标准串行口(UART),一组I2C等等基本模块。

另外,片内集成4个运算放大器OP/比较器CMP,使得单片机具有更高的增益带宽,配合自带6 通道增强型带死区功能PWM输出,19路12位ADC,可用于BUCK-BOOST电路,马达电机等精准控制。而且,片内还集成了32位硬件乘/除法器,可以在8时钟周期内计算出结果,大幅加快了控制或滤波算法的运算,如整型参数的PID控制运算,或12位ADC值的滤波运算。

CV5003可灵活用于各种应用场合,小家电,移动灯具,马达控制等需求的控制系统。

2 特性

- ◆ 工作条件
 - ➤ 宽电压工作范围: 2.0V-5.5V
 - ▶ 工作温度范围: -40°C-+85°C
 - ▶ 工作频率最高至16MHz

◆ CPU:

- ▶ 基于增强型8051流水指令的8位单片机
- ▶ 指令集全兼容MCS-51
- > 双数据指针
- ◆ 32位硬件乘除法器
 - ▶ 16 x 16位乘法
 - > 32/16位和16/16位除法
 - ▶ 32位左右移位
- ◆ 存储器:
 - ▶ MTP ROM: 16K*8bit位,可重复烧写1000 次
 - ▶ 片内直接存储256个字节 SRAM

劲芯微电子

第 7 页 共 137 页



▶ 间接存取1024个字节 XRAM

- ◆ 系统时钟(fsys)
 - ▶ 内建高频率RC振荡器(ICK时钟)

频率: 16MHz

精度: ±1%

▶ 内建低频LRC振荡器(WCK时钟)

频率: 128KHz

精度: ±3%

- ◆ 定时器/计数器
 - ▶ 定时器T0/T1兼容标准8051功能,16位自动重载
 - ▶ 定时器T2为16位,且带两路输入比较/捕获功能,2个管脚可以选择
 - ▶ 定时器T3可工作在掉电模式,且带三路输入比较/捕获功能,9个管脚可以选择

◆ GP I/O

- ▶ 最多18个双向I/O口
- ▶ 外设功能引脚全映射模块PTM
- ▶ 多种模式可配:输入、带上拉输入/带下拉输入、施密特输入、模拟输入
 - 、强推挽输出、开漏输出、开漏带上拉输出

◆ 中断

- ▶ 16个中断源,包含外部、Timer0/2定时器、UART0/1串口,ADC等中断
- ▶ 16个外部中断源
- ◆ 多种复位方式
 - ▶ 上电复位 (POR)
 - ▶ 多级低电压复位(BOR)分别为: 1.8 (默认)/2.3/2.7/3.0/3.3/3.6/3.9V
 - ▶ 看门狗(WDT)复位
 - > 软件复位
 - ▶ 堆栈溢出复位
 - ▶ 外部管脚低电平复位
 - ▶ 外部管脚电压(1.2V)检测复位



◆ 运算放大器/比较器

- ▶ 内置四个运算放大器/比较器
- ▶ 每个可单独配置成运算放大器或比较器使用
- ▶ 带内部参考电压VREFP(1V、2V、3V、4V)
- ▶ 可调节失调电压校准

◆ PWM

- ▶ 最多3组16位带死区控制互补PWM,
- ▶ 可配置为 6 路独立输出
- > 可当定时器使用
- ▶ 具有故障检测、刹车等功能
- ◆ 通讯模块
 - ▶ 两组全双工串口UART0/1
 - ➤ 一组 I²C
- ◆ ADC检测电路
 - ▶ 支持11+2通道, 12位ADC检测
 - ▶ ADC参考电压可选外部VREF、VDD,内部参考电压VREF(1V、2V、3V、4V)
 - ▶ 具有省电唤醒功能(单通道)
- ◆ 低电压检测LVD模块
 - ▶ VDD 多级电压检测,可中断,分别为: 2.2/2.4/2.6/2.9/3.2/3.5/3.8/4.1V
- ◆ 低功耗模式
 - ➤ STOP模式下功耗小于 1.2uA。I/O、外部中断的电平触发模式、WKT可唤醒
- ◆ 封装类型
 - ➤ CV5003T: TSSOP20
 - > CV5003Q: QFN20



3 功能方块图

所有功能模块及外接端口配置如下图所示:

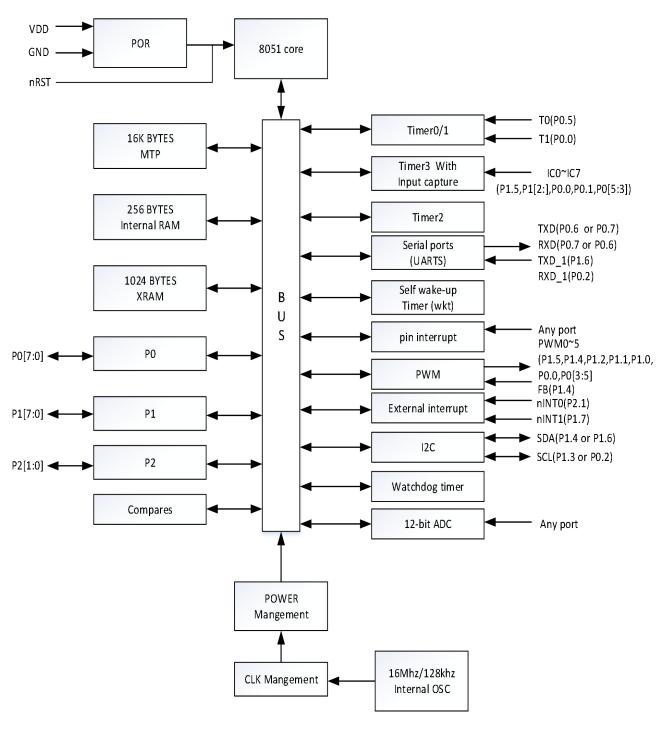


图-3.1



4 引脚配置

4.1 TSSOP20引脚配置:

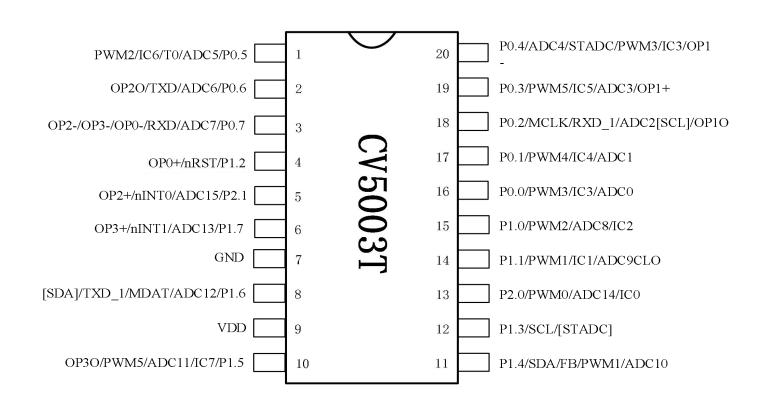


图 4-1 TSSOP20 封装管脚配置

注: P02和P16是CV5003的仿真烧录脚,具体说明请看引脚说明。

劲芯微电子 第 11 页 共 137 V4.0



4.2 QFN20引脚配置:

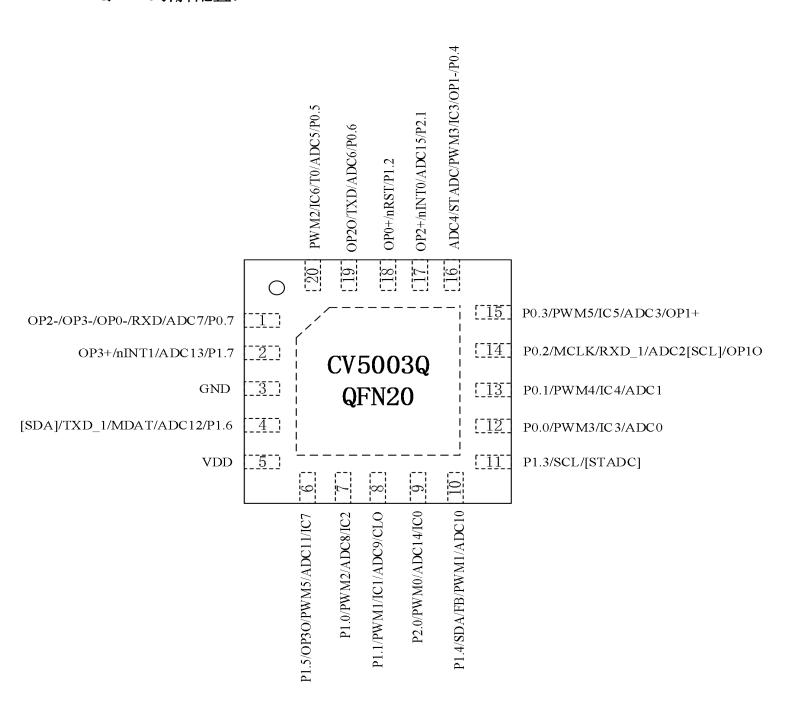


图 4-2 QFN20 封装管脚配置

注: P02和P16是CV5003的仿真烧录脚,具体说明请看引脚说明。



4.3 引脚说明:

引脚编号		71 ELE A - A-	71. AV. 14. V D		
TSS0P20	QFN20	引脚命名	功能描述		
1	20	P0.5	P0.5: GPIO PWM2: PWM 输出通道2 IC6: 定时器输入捕获通道6 T0: 定时器/计数器0,外部计数输入脚 ADC5: ADC5通道输入采样		
2	19	P0.6	P0.6: GPIO TXD : 串口0数据发送脚 ADC6: ADC6 通道输入采样 OP2O:放大器2的输出		
3	1	P0.7	P0.7: GPIO RXD: 串口0数据接收脚 ADC7: ADC7 通道输入采样 OP2-/OP3-/OP0-:放大器2/3/0的负端输入		
4	18	P1.2	P1.2: GPIO rst_s为0时,GPIO模式 nRST : nRST为高电平时,P1.2为外部复位脚, 内部默认上拉,低电平复位		
5	17	P2.1	P2.1: GPIO ADC15: ADC15 通道输入采样 nINT0外部中断0输入 OP2+:放大器2的正端输入		
6	2	P1.7	P1.7: GPIO ADC13: ADC13 通道输入采样 nINT1外部中断1输入 OP3+:放大器3的正端输入		
7	3	GND	地		
8	4	P1.6	P1.6: GPIO MDAT: ICP 编程/OCD仿真数据输入输出脚 TXD_1: 串口1数据发送脚 [SDA]: I2C 数据脚 ADC12: ADC12 通道输入采样		
9	5	VDD	芯片供电脚3~5.5v		
10	6	P1.5	P1.5: GPIO IC7: 定时器输入捕获通道7 PWM5: PWM 输出通道5 ADC11: ADC11 通道输入采样 OP3O:放大器3的输出		

劲芯微电子

第 13 页 共 137



引脚编号		-1-10			
TSS0P2 0	QFN20	引脚命名	功能描述		
11	10	P1.4	P1.4: GPIO SDA: I2 C 数据脚 FB: 故障刹车输入脚 PWM1: PWM 输出通道1 ADC10: ADC10 通道输入采样		
12	11	P1.3	P1.3: GPIO SCL: I2 C 时钟脚 [STADC] : 外部启动ADC触发脚		
13	9	P2.0	P2.0: GPIO ADC14: ADC14 通道输入采样 PWM0: PWM 输出通道0 IC0: 定时器输入捕获通道0		
14	8	P1.1	P1.1: GPIO ADC9: ADC9 通道输入采样 PWM1: PWM 输出通道1 IC1: 定时器输入捕获通道1 CLO: 系统时钟输出脚sys_clk		
15	7	P1.0	P1.0: GPIO ADC8: ADC8 通道输入采样 PWM2: PWM 输出通道2 IC2: 定时器输入捕获通道2		
16	12	P0.0	P0.0: GPIO ADC0: ADC0 通道输入采样 PWM3: PWM 输出通道3 IC3: 定时器输入捕获通道3 T1: 定时器/计数器1,外部计数输入脚		
17	13	P0.1	P0.1: GPIO ADC1: ADC1 通道输入采样 PWM4: PWM 输出通道4 IC4: 定时器输入捕获通道4		
18	14	P0.2	P0.2: GPIO ADC2: ADC2 通道输入采样 MCLK: ICP编程/OCD仿真时钟时钟输入脚. RXD_1: 串口1数据输入脚 [SCL] : I2 C 时钟脚 OP1O:放大器1的输出		

劲芯微电子

第 14 页 共 137



引脚组			
TSSOP2 0	QFN20	引脚命名	功能描述
19	15	P0.3	P0.3: GPIO ADC3: ADC3 通道输入采样 PWM5: PWM 输出通道5 IC5: 定时器输入捕获通道5 OP1+:放大器1的正端输入
20	16	P0.4	P0.4: GPIO ADC4: ADC4通道输入采样 STADC: 外部启动ADC触发脚 PWM3: PWM 输出通道3 IC3: 定时器输入捕获通道3 OP1-:放大器1的负端输入

4.4 引脚注意事项:

- 1,P1.6和P0.2默认是MDAT和MCLK仿真烧录模式,如果配置成其他IO模式,要在切换管脚模式前至少延时100ms,否则P1.6和P0.2将无法切换回MDAT和MCLK模式。
- 2, 所有18个GPIO都可产生外部中断, 共用8个通道, 由寄存器PIFEN对应中断使能。

4.5 仿真烧录管脚(P02/P16)复用成普通IO管脚操作说明:

- 1,将P12(nRST)复用成外部复位引脚,P12内部已经接有上拉电阻,无需外接。复用后P12与 仿真器的RST脚连接。
- 2,编写软件延时,延时100毫秒。delay_soft(100);
- 3,将RSTFLG的DEBUG_MODE位清零。 RSTFLG &=~0X80;
- 4,将P02,P16复用成其他IO模式,例如普通IO:

P0FUNC0|=0X04; //P02

P0FUNC1&=~0X04;

P1FUNC0|=0X40; //P16

P1FUNC1&=~0X40;

劲芯微电子 第 15 页 共 137 V4.0



复用成其他模式同理。

5,将P02和P16复用成其他IO模式时,CV5003的nRST(P12)管脚需要接仿真器的RST引脚, 仿真器只能做烧录使用。

若缺少步骤1,仿真器无法烧录程序,只能使用专用烧录器下载程序。

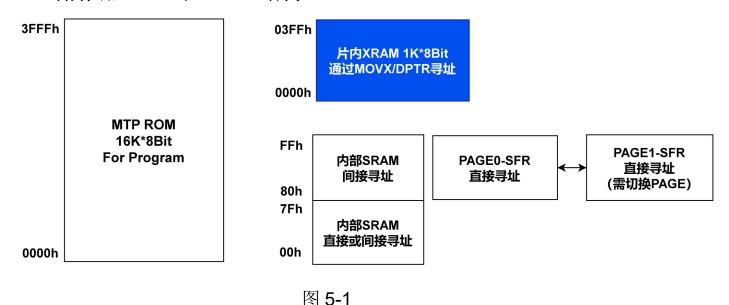
6, 仿真器的VDD不能和芯片连接。



图4-5 MCU仿真器



5 储存器 ROM 和 RAM 结构



5.1 MTP ROM 程序内存

CV5003 单片机集成有 16Kbytes 的 MTP ROM,ROM 地址为 0000H-3FFFH,可以反复擦写 1000次,可通过专用的 ICP 烧写器来进行查空 BLANK、编程 PROGRAM、校验 VERIFY 等功能。

在任何方式复位后 CPU 从地址 0000H 开始执行,通过 MOVC 指令进行寻址,最多可以扩展 64KB 的程序内存。注:从地址 0x3FC0 到 0x3FFF 的 64 字节为 MCU 配置字,不可写入任何数据。

其中中断服务向量位于 ROM 中,每个中断向量都被分配在一个固定的 ROM 地址中,如外部中断向量,在地址 0003h; Timer0 中断向量,在 000Bh 等等。每次发起中断, CPU 会跳到相关中断向量的地址执行程序。

5.2 RAM 数据内存

如图5-1 CV5003 单片机内部集成了1024bytes + 256bytes的SRAM, 分别为256bytes的内部SRAM和1KB的片内 XRAM。

内部 RAM 的地址范围为00H~FFH,其中高 128 bytes(地址: 80H~FFH) 只能间接寻址,低 128bytes(地址: 00H~7FH) 可直接寻址也可间接寻址。

特殊功能寄存器 SFR 的地址也是 80H~FFH。但 SFR 同内部高 128 bytes SRAM 的区别是: SFR 寄存器是直接寻址,而内部高 128 bytes SRAM 只能间接寻址。

劲芯微电子

第 17 页 共 137

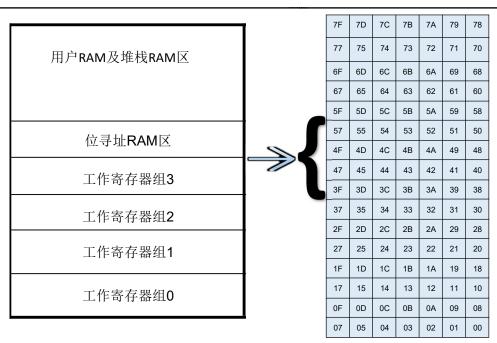


外部 RAM 的地址为 0000H~03FFH, 但需通过 MOVX 指令来寻址。

5.2.1 SRAM

如下图5-2, 内部低 128 bytes SRAM 结构区可分为三部分:

- ①工作寄存器组 0~3, 地址 00H~1FH, 程序状态字寄存器 PSW 中的 RS0、RS1 组合 决定了当前使用的工作寄存器, 使用工作寄存器组 0~3 可加快运算的速度;
- ②位寻址区20H~2FH,此区域用户可以用作普通 RAM 也可用作按位寻址 RAM;按位寻址时,位的地址为 00H~7FH,(此地址按位编地址,不同于通用SRAM 按字节编地址),程序中可由指令区分:
- ③用户 RAM 和堆栈区,CV5003 复位过后,8 位的堆栈指针指向堆栈区,用户一般会在初始化程序时设置初值,建议设置在E0H~FFH 的单元区间。



SRAM结构图 图5-2

5.2.2 XRAM

外部1024 bytes XRAM 支持传统的访问外部 RAM 方法。使用 MOVX A, @Ri 或 MOVX @Ri, A 来访问外部1024 bytes RAM; 也可以用 MOVX A, @DPTR 或 MOVX @DPTR, A 来访问外部 1024 bytes RAM。

劲芯微电子

第 18 页 共 137



6 SFR 特殊功能寄存器

6.1 SFR 内存映像

CV5003 单片机的一些特殊功能寄存器,称为 SFR。这些 SFR 寄存器的地址位于 80H~FFH。有些可以位寻址,有些不能位寻址。能够进行位寻址操作的寄存器的地址末位数都是"0"或"8",当用户需要在寄存器改变某一位的数值时非常方便。所有的 SFR 特殊功能寄存器都必须使用直接寻址方式寻址。有些 SFR 寄存器需要置位或清零寄存器 SET_INT.5,进行切换 PAGE 的操作,单片机有两页分别为 PAGE0 和 PAGE1,需要程序切换 PAGE 进行选取如下 PAGE0 表 6-1, PAGE1 表 6-2。(表内红色的寄存器,表示相同的地址在两块 PAGE 中对应不同的寄存器)

	SFR 的 PAGE0 寄存器								
SF R 首地址	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8	SET_INT	PWMCON 0	PWMCON 1	PCKCON	PWMPL	PWMPH	PWM0L	PWM0H	
F0	В	PWM1L	PWM1H	PWM2L	PWM2H	PWM3L	PWM3H	PWMINTC	
E8	P0FUNC 1	P0FUNC0	P0PU	P1FUNC1	P1FUNC0	P1PU	PWM4L	PWM4H	
E0	ACC	ANA_CON 1	P1DOWN	P0DOWN	PWM5L	PWM5H	CMP_CON0	CMP_CON 1	
D8	S0BDM	PDTEN	PDTCNT	PMEN	PMD	FBD	PNP	-	
D0	PSW	CMP_CON 2	CMP_CON 3	CMP_CON 4	CMP_CON 5	CMP_CON 6	CMP_CON7	MTPKEY	
C8	T2CON		CRCL	CRCH	TL2	TH2	HK_SUM0	HK_SUM1	
C0	IRCON	CCEN	CCL1	CCH1	CCL2	CCH2	CCL3	CCH3	
В8	IEN1	IP1	S0RELH	S1RELH	ADC_CTC	ADC_CTC P	ADCDLY	ADCCMP	
В0	P3	WKCON	WKOVER	-	ANA_CON 2	ADCBIT	METCH	SYS_CON	
A8	IEN0	IP0	S0RELL	P2FUNC	P2FUNC3	ADCCHAN L	ADCCHANH	ANA_CON 0	
A0	P2	ADCTIME	ADCCON	ADCDATA H	ADCDATA L	VRANA	TEXT_MOD E	P1OD	
98	SOCON	SOBUF	IEN2	S1CON	S1BUF	S1RELL	GFREG	RSTFLG	
90	P1	SPICON	DPS	-	ANA_CON 4	OSC_FRE	OSC_TC	ADCDAT	
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	-	
80	P0	SP	DPL	DPH	DPL1	DPH1	WDTREL	PCON	

劲芯微电子

第 19 页 共 137



可位寻址 不可位寻址

PAGEO 表 6-1



			S	FR 的 PAC		 }		
SF R 首 地 址	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8	SET_INT	T3CON0	T3CON1	T3CON2	T3CON3	T30VRH	T30VRL	T3CH
F0	В	T3CL	T3D0H	T3D0L	T3D1H	T3D1L	T3D2H	T3D2L
E8	P0FUNC 1	P0FUNC0	P0PU	P1FUNC1	P1FUNC0	P1PU	T3_CAPFLT	I2C_ADDR
E0	ACC	ANA_CON 1	P1DOW N	P0DOWN	I2C_CON	I2C_INTEN	I2C_INTSTS	I2C_DAT
D8	S0BDM	PICON	PINEN	PIPEN	PIF	PIFEN	I2C_CNT	CALCON
D0	PSW	CALMD5	CALMD4	CALMD3	CALMD2	CALMD1	CALMD0	MTPKEY
C8	T2CON	IOWKEN	CRCL	CRCH	TL2	TH2	HK_SUM0	HK_SUM1
C0	IRCON	CCEN	CCL1	CCH1	CCL2	CCH2	CCL3	ССН3
В8	IEN1	IP1	S0RELH	S1RELH	ADC_CTC	ADC_CTC P	ADCDLY	ADCCMP
В0	P3	WKCON	WKOVE R	-	ANA_CON 2	ADCBIT	METCH	SYS_CON
A8	IEN0	IP0	S0RELL	P2FUNC	P2FUNC3	ADCCHAN L	ADCCHANH	ANA_CON 0
A0	P2	ADCTIME	ADCCO N	ADCDATA H	ADCDATA L	VRANA	TEXT_MOD E	P1OD
98	S0CON	S0BUF	IEN2	S1CON	S1BUF	S1RELL	GFREG	RSTFLG
90	P1	SPICON	DPS	-	ANA_CON 4	OSC_FRE	OSC_TC	ADCDAT
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	-
80	P0	SP	DPL	DPH	DPL1	DPH1	WDTREL	PCON
	可位寻址				不可位寻址	-		

PAGE1 表 6-2



6.2 SRF 所有定义和复位值

6.2.1 PAGE0 寄存器

		SFR 的 PAGE0 寄存器		SFR 的 PAGE0 寄存器						
符号	地址	功能描述	复位值	二进制复位值						
P0	80h	P0 端口数据寄存器	00h	0000 0000b						
SP	81h	堆栈指针	07h	0000 0111b						
DPL	82h	DPTR 数据指针低位	00h	0000 0000b						
DPH	83h	DPTR 数据指针高位	00h	0000 0000b						
DPL1	84h	DPTR1 数据指针低位	00h	0000 0000b						
DPH1	85h	DPTR1 数据指针高位	00h	0000 0000b						
WDTREL	86h	看门狗时间重载寄存器	00h	0000 0000b						
PCON	87h	电源管理控制寄存器	00h	0000 0000b						
TCON	88h	定时器控制寄存器	00h	0000 0000b						
TMOD	89h	定时器工作模式寄存器	00h	0000 0000b						
TL0	8Ah	定时器 0 低 8 位	00h	0000 0000b						
TL1	8Bh	定时器 1 低 8 位	00h	0000 0000b						
TH0	8Ch	定时器 0 高 8 位	00h	0000 0000b						
TH1	8Dh	定时器 1 高 8 位	00h	0000 0000b						
CKCON	8Eh	Clock Control (Stretch=1)	01h	0000 0001b						
P1	90h	P1 端口数据寄存器	00h	0000 0000b						
DPS	92h	数据指针选择寄存器(使用位是 DSP.0)	00h	0000 0000b						
OSC_FRE	95h	ICK 主时钟频率校正	08h	0000 1000b						
OSC_TC	96h	128K 主时钟频率校正	40h	0100 0000b						
ADCDAT	97h	SAR ADC 转换的高 8 位 AD 数据	00h	0000 0000b						
SOCON	98h	串口 0, 控制寄存器	00h	0000 0000b						
S0BUF	99h	串口 0,数据缓存	00h	0000 0000b						
IEN2	9Ah	中断使能寄存器 2	00h	0000 0000b						
S1CON	9Bh	串口 1, 控制寄存器	00h	0000 0000b						
S1CON S1BUF	9Bh 9Ch	串口 1, 控制寄存器 串口 1, 数据缓存	00h 00h	0000 0000b						
S1BUF	9Ch	串口 1 ,数据缓存	00h	0000 0000b						
S1BUF S1RELL	9Ch 9Dh	串口 1,数据缓存 串口 1,重新加载寄存器,低字节	00h 00h	0000 0000b						
S1BUF S1RELL GFREG	9Ch 9Dh 9Eh	串口 1,数据缓存 串口 1,重新加载寄存器,低字节 固件寄存器(仅被上电复位 POR 信号复位)	00h 00h 00h	0000 0000b 0000 0000b 0000 0000b						
S1BUF S1RELL GFREG RSTFLG	9Ch 9Dh 9Eh 9Fh	串口 1,数据缓存 串口 1,重新加载寄存器,低字节 固件寄存器(仅被上电复位 POR 信号复位) 复位标志寄存器	00h 00h 00h C0h	0000 0000b 0000 0000b 0000 0000b 1100 0000b						
S1BUF S1RELL GFREG RSTFLG ADCTIME	9Ch 9Dh 9Eh 9Fh A1h	串口 1,数据缓存 串口 1,重新加载寄存器,低字节 固件寄存器(仅被上电复位 POR 信号复位) 复位标志寄存器 ADC 控制寄存器 1 (时钟、频率等)	00h 00h 00h C0h 04h	0000 0000b 0000 0000b 0000 0000b 1100 0000b 0000 0100b						
S1BUF S1RELL GFREG RSTFLG ADCTIME ADCCON	9Ch 9Dh 9Eh 9Fh A1h A2h	串口 1,数据缓存 串口 1,重新加载寄存器,低字节 固件寄存器(仅被上电复位 POR 信号复位) 复位标志寄存器 ADC 控制寄存器 1(时钟、频率等) ADC 控制寄存器 0(参考,通道等)	00h 00h 00h C0h 04h 00h	0000 0000b 0000 0000b 0000 0000b 1100 0000b 0000 0100b 0000 0000b						



		SFR 的 PAGE0 寄存器			
TEXT-OUT	A6h	测试输出寄存器	00h	0000	0000b
P1OD	A7h	设置 P1 开漏输出控制信号使能	00h	0000	0000b
IEN0	A8h	中断使能寄存器 0	00h	0000	0000b
IP0	A9h	中断优先级寄存器 0	00h	0000	0000b
S0RELL	AAh	串口 0, 重新加载寄存器, 低字节	D9h	1101	1001b
P2FUNC	ABh	P2 功能选择寄存器 3	00h	0000	0000b
P2FUNC3	ACh	P2 功能选择寄存器 3	00h	0000	0000b
ADCCHANL	ADh	ADC 输入 IO 使能低 8 位寄存器	00h	0000	0000b
ADCCHANH	AEh	ADC 输入 IO 使能高 8 位寄存器	00h	0000	0000b
ANA_CON0	AFh	系统模拟量控制 0 (主时钟等)	82h	1000	0010b
WKCON	B1h	自唤醒定时器控制	00h	0000	0000b
WKOVER	B2h	自唤醒定时器重载数据	FFh	1111	1111b
ANA_CON2	B4h	系统模拟量控制 2(主电源, LVD 等)	00h	0000	0000b
ADCBIT	B5h	ADC 控制寄存器 2(标志,使能等)	00h	0000	0000b
SYS_CON	B7h	系统控制寄存器	E0h	0000	1110b
METCH	B6h	ADC 采样偏移校准控制	10h	0001 00	000b
IEN1	B8h	中断使能寄存器 1	00h	0000	0000b
IP1	B9h	中断优先级寄存器 1	00h	0000	0000b
S0RELH	BAh	串口 0,重新加载寄存器,高字节 8 位	03h	0000	0011b
S1RELH	BBh	串口 1,重新加载寄存器,高字节 8 位	03h	0000	0011b
ADC_CTC	BCh	ADC 触发控制寄存器	00h	0000	0000b
ADC_CTCP	BDh	ADC 触发及比较控制寄存器	00h	0000	0000b
ADCDLY	BEh	ADC 延迟计数器	01h	0000	0001b
ADCCMP	BFh	ADC 比较值高 8 位字节寄存器	01h	0000	0001b
IRCON	C0h	中断请求控制寄存器	00h	0000	0000b
CCEN	C1h	比较/捕获使能寄存器	00h	0000	0000b
CCL1	C2h	比较/捕获寄存器 1, 低字节 8 位	00h	0000	0000b
CCL1 CCH1	C2h C3h	比较/捕获寄存器 1, 低字节 8 位 比较/捕获寄存器 1, 高字节 8 位	00h 00h	0000	0000b
CCH1	C3h	比较/捕获寄存器 1, 高字节 8 位	00h	0000	0000b
CCH1 CCL2	C3h C4h	比较/捕获寄存器 1, 高字节 8 位 比较/捕获寄存器 2, 低字节 8 位	00h 00h	0000	0000b
CCH1 CCL2 CCH2	C3h C4h C5h	比较/捕获寄存器 1, 高字节 8 位 比较/捕获寄存器 2, 低字节 8 位 比较/捕获寄存器 2, 高字节 8 位	00h 00h 00h	0000 0000 0000	0000b 0000b
CCH1 CCL2 CCH2 CCL3	C3h C4h C5h C6h	比较/捕获寄存器 1, 高字节 8 位 比较/捕获寄存器 2, 低字节 8 位 比较/捕获寄存器 2, 高字节 8 位 比较/捕获寄存器 3, 低字节 8 位	00h 00h 00h 00h	0000 0000 0000 0000	0000b 0000b 0000b



CRCH CBh 比较/捕获重新加载寄存器,高字节 8 位 00h 0000 0000b

劲芯微电子

第 24 页 共 137



		SFR的 PAGE0 寄存器		
TL2	CCh	定时器 2, 低 8 位	00h	0000 0000b
TH2	CDh	定时器 2, 高 8 位	00h	0000 0000b
HK_SUM0	CEh	MTP 校验 BYTE0 值	00h	0000 0000b
HK_SUM1	CFh	MTP 校验 BYTE1 值	00h	0000 0000b
PSW	D0h	程序状态字	00h	0000 0000b
CMP_CON2	D1h	比较器 2 和 3 失调校准寄存器	88h	1000 1000b
CMP_CON3	D2h	比较器 1 控制寄存器	00h	0000 0000b
CMP_CON4	D3h	比较器 2 控制寄存器	00h	0000 0000b
CMP_CON5	D4h	比较器 3 控制寄存器	00h	0000 0000b
CMP_CON6	D5h	比较器输出中断触发模式控制	00h	0000 0000b
CMP_CON7	D6h	比较器控制寄存器 7	00h	0000 0000b
WDCON	D8h	电源故障控制寄存器 (只用 wdcon.7 bit)	00h	0000 0000b
PDTEN	D9h	PWM 死区时间使能寄存器	00h	0000 0000b
PDTCNT	DAh	PWM 死区时间计数寄存器,低字节 8 位	00h	0000 0000b
PMEN	DBh	PWMn 输出掩码使能位	00h	0000 0000b
PMD	DCh	PWMn 掩码数据寄存器	00h	0000 0000b
FBD	DDh	FB 故障刹车寄存器	00h	0000 0000b
PNP	DEh	PWMn 负极性输出使能	00h	0000 0000b
ACC	E0h	累加器	00h	0000 0000b
P1DOWN	E2h	P1 口下拉电阻使能	00h	0000 0000b
P0DOWN	E3h	P0 口下拉电阻使能	00h	0000 0000b
PWM5L	E4h	PWM5 占空比低八位	00h	0000 0000b
PWM5H	E5h	PWM5 占空比高八位	00h	0000 0000b
CMP_CON0	E6h	比较器 0 控制寄存器	00h	0000 0000b
CMP_CON1	E7h	比较器 0 和 1 失调校准寄存器	88h	1000 1000b
P0FUNC1	E8h	P0 口模式选择 1	00h	0000 0000b
P0FUNC0	E9h	P0 口模式选择 0	00h	0000 0000b
P0PU	EAh	P0 口上拉电阻使能	00h	0000 0000b
P1FUNC1	EBh	P1 口模式选择 1	00h	0000 0000b
P1FUNC0	ECh	P1 口模式选择 0	00h	0000 0000b
P1PU	EDh	P1 口上拉电阻使能	04h	0000 0100b
PWM4L	EEh	PWM4 占空比低八位	00h	0000 0000b
PWM4H	EFh	PWM4 占空比高八位	00h	0000 0000b
В	F0h	B 寄存器	00h	0000 0000b
PWM1L	F1h	PWM1 占空比低八位	00h	0000 0000b
PWM1H	F2h	PWM1 占空比高八位	00h	0000 0000b
PWM2L	F3h	PWM2 占空比低八位	00h	0000 0000b
PWM2H	F4h	PWM2 占空比高八位	00h	0000 0000b
PWM3L	F5h	PWM3 占空比低八位	00h	0000 0000b



PWM3H	F6h	PWM3 占空比高八位	00h	0000 0000b
PWMINTC	F7h	PWM 中断使能控制	00h	0000 0000b
SET_INT	F8h	中断标志位清零控制寄存器	00h	0000 0000b
PWMCON0	F9h	PWM 控制寄存器 0	00h	0000 0000b
PWMCON1	FAh	PWM 控制寄存器 1	00h	0000 0000b
PCKCON	FBh	PWM 时钟控制寄存器	00h	0000 0000b
PWMPL	FCh	PWM 周期低八位	00h	0000 0000b
PWMPH	FDh	PWM 周期高八位	00h	0000 0000b
PWM0L	FEh	PWM0 占空比低八位	00h	0000 0000b
PWM0H	FFh	PWM0 占空比高八位	00h	0000 0000b

以上为 SFR 的 PAGE0 寄存器,背景色为黄色的寄存器可以位寻址。另外,注意红色命名的寄存器,为 PAGE0 独有(相同的地址,在不同的 PAGE 上有不同的寄存器),使用时需要将寄存器 SET_INT 的第五位清零,即 SET_INT.5 = 0;

6.2.2 PAGE1 寄存器

下表将只列出独有的寄存器,与 PAGEO 相同的寄存器将省去。

	SFR 的 PAGE1 寄存器								
IOWKEN	C9h	IO 唤醒 STOP 模式使能	00h	0000 0000b					
CALMD5	D1h	乘/除法运算的参数和结果寄存器 5	00h	0000 0000b					
CALMD4	D2h	乘/除法运算的参数和结果寄存器 4	00h	0000 0000b					
CALMD3	D3h	乘/除法运算的参数和结果寄存器 3	00h	0000 0000b					
CALMD2	D4h	乘/除法运算的参数和结果寄存器 2	00h	0000 0000b					
CALMD1	D5h	乘/除法运算的参数和结果寄存器 1	00h	0000 0000b					
CALMD0	D6h	乘/除法运算的参数和结果寄存器 0	00h	0000 0000b					
PICON	D9h	管脚中断电平/边沿触发使能	00h	0000 0000b					
PINEN	DAh	管脚中断低电平/下降沿使能	00h	0000 0000b					
PIPEN	DBh	管脚中断高电平/上升沿使能	00h	0000 0000b					
PIF	DCh	管脚中断通道标志位寄存器	00h	0000 0000b					
PIFEN	DDh	管脚对应唤醒中断使能	00h	0000 0000b					
I2C_CNT	DEh	I2C 接收/发送 FIFO 数据个数寄存器	00h	0000 0000b					
CALCON	DFh	乘/除法运算单元控制寄存器	83h	1000 0011b					
I2C_CON	E4h	I2C 控制寄存器	00h	0000 0000b					
I2C_INTEN	E5h	I2C 中断使能	00h	0000 0000b					
I2C_INTST	E6h	I2C 中断标志寄存器	00h	0000 0000b					



I2C_DAT	E7h	I2C 数据寄存器	00h	0000 0000b
T3_CAPFLT	EEh	定时器 3 滤波时间计数器	00h	0000 0000b
I2C_ADDR	EFh	I2C 设备地址寄存器(高7位有效)	00h	0000 0000b
T3CL	F1h	定时器 3 计数器寄存器低八位	00h	0000 0000b
T3D0H	F2h	cap0 捕获寄存器高八位	00h	0000 0000b
T3D0L	F3h	cap0 捕获寄存器低八位	00h	0000 0000b
T3D1H	F4h	cap1 捕获寄存器高八位	00h	0000 0000b
T3D1L	F5h	cap1 捕获寄存器低八位	00h	0000 0000b
T3D2H	F6h	cap2 捕获寄存器高八位	00h	0000 0000b
T3D2L	F7h	cap2 捕获寄存器低八位	00h	0000 0000b
T3CON0	F9h	定时器 3 控制寄存器 0	00h	0000 0000b
T3CON1	FAh	定时器 3 控制寄存器 1 (CAP1 输入通道选择)	00h	0000 0000b
T3CON2	FBh	定时器 3 控制寄存器 2 (捕获模式)	00h	0000 0000b
T3CON3	FCh	定时器 3 控制寄存器 3 (CAP0/3 输入通道选择)	00h	0000 0000b
T3OVRH	FDh	计数器周期寄存器高八位	00h	0000 0000b
T3OVRL	FEh	计数器周期寄存器低八位	00h	0000 0000b
T3CH	FFh	定时器 3 计数器寄存器高八位	00h	0000 0000b

以上为 SFR 的 PAGE1 寄存器,注意红色命名的寄存器,为 PAGE1 独有(相同的地址,在不同的 PAGE 上有不同的寄存器),使用时需要将寄存器 SET_INT 的第五位进行置位,即 SET_INT.5 = 1。



6.3 常用特殊寄存器功能介绍

● 程序计数器 PC

程序计数器 PC不属于SFR寄存器。PC有16位,是用来控制指令执行顺序的寄存器。单片机上电或者复位后,PC值为 0000H,也即是说单片机程序从0000H 地址开始执行程序。

● 累加器ACC (E0H)

累加器ACC 是 8051 内核单片机的最常用的寄存器之一,指令系统中采用A作为助记符。 常用来存放参加计算或者逻辑运算的操作数及结果。

● B 寄存器(F0H)

B 寄存器在乘除法运算中必须与累加器A 配合使用。乘法指令MUL A, B 把累加器A 和寄存器 B 中的 8 位无符号数相乘, 所得的 16 位乘积的低位字节放在 A 中, 高位字节放在 B 中。除法指令 DIV A, B 是用 A 除以 B, 整数商放在 A 中, 余数放在 B 中。寄存器 B 还可以作为通用的暂存寄存器使用。

● 堆栈指针 SP(81H)

堆栈指针是一个8位的专用寄存器,它存储的是RAM的地址,即堆栈顶部在通用RAM 中的位置,或者说堆栈的起始地址。单片机复位后,SP 初始值为 07H,即堆栈会从 08H 开始向上增加。08H-1FH 为工作寄存器组 1~3。

PSW (D0H) 程序状态字寄存器(读/写)

位编号	7	6	5	4	3	2	1	0
符号	CY	AC	F0	RS1	RS0	OV	F1	Р
读/写	R/W							
上电初始值	0	0	0	0	0	0	0	0

位编号	位符号	说明				
7	CY	标志位 1: 加法运算最高位有进位,或者减法运算最高位有借位时 0: 加法运算最高位无进位,或者减法运算最高位无借位时				
6	AC	进位辅助标志位(可在 BCD 码加减法运算时方便调整) 1: 加法运算时在 bit3 位有进位,或减法运算在 bit3 位有借位时 0: 无借位、进位				
5	F0	用户标志位	:			
4:3	RS1、RS0	工作寄存器 RS1	组选择位: RS0	使用工作寄存器组 0~3		

劲芯微电子

第 28 页 共 137



		0	0	寄存器组 0 (00H~07H)			
		0	1	寄存器组 1 (08H~0FH)			
		1	0	寄存器组 2 (10H~17H)			
		1	1	寄存器组 3 (18H~1FH)			
2	OV	溢出标志位					
1	F1	F1 标志 用户自定义	F1 标志 用户自定义标志				
0	Р	奇偶标志位。此标志位为累加器ACC 中"1"的个数的奇偶校验值。 1: ACC 中 "1" 的个数为奇数 0: ACC 中 "1" 的个数为偶数(包括 0 个)					

● 双数据指针 DPTR (82H、83H), DPTR1(84H、85H)

双数据指针加速了数据块的移动。标准的 DPTR 是一个 16 位的寄存器,用于寻址外部存储或外围设备。在 CV5003 中,标准数据指针被称为 DPTR,第二个数据指针称为 DPTR1。该指针用于对数据指针进行选择活动。指针指向 DPS 寄存器中的数据选择(DPS.0)LSB 位置。

用户通过置位 DPS 寄存器指针的(DPS.0)LSB 位置进行切换。所有与 DPTR 有关的指令使用当前的选择 DPTR,都通过这种方式切换。



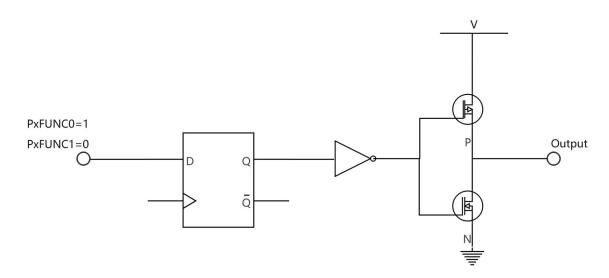
7 IO 端口结构及工作模式

CV5003 提供了最多 18 个可控制的双向 GPIO 端口,输入输出控制寄存器用来控制各端口的输入输出状态,当端口作为输入时,每个 I/O 端口带有可配置使能或者失能的内部上拉电阻。每个IO口都可配置成不同的功能模式。

7.1 强推挽输出模式

强推挽输出模式,可提供持续的拉电流或者灌电流,输出高/低电平。

配置方式,如需要P00管脚为强推挽输出模式,需要同时赋值P0FUNC1.0 = 0;以及P0FUNC0.0 =1;端口结构示意图如下:

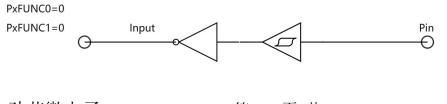


7.2 高阻输入模式

高阻输入模式,即为把管脚置于高阻状态,单片机可以检查管脚的高低电平等状态。

配置方式,如需要 P00 管脚为高阻输入模式,则同时赋值 P0FUNC1.0 = 0;以及 P0FUNC0.0 = 0;

高阻输入模式的端口结构示意图,如下:



劲芯微电子

第 30 页 共 137

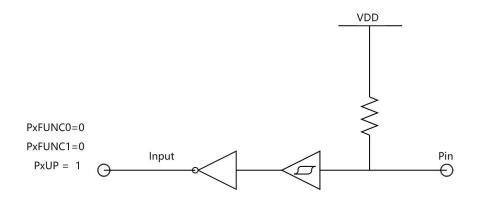


7.3 带上拉电阻的输入模式

带上拉的输入模式,输入口内部一直接上一个上拉电阻(数十K至百K的阻值之间),只有当输入管脚被外部拉至低电平时,才会检测到低电平信号。

配置方式,如需P00管脚为带上拉电阻的输入模式,则先设置输入模式后,即同时赋值 P0FUNC1.0 = 0;以及P0FUNC0.0 = 0;然后将P0UP.0 = 1;

其结构示意图如下:

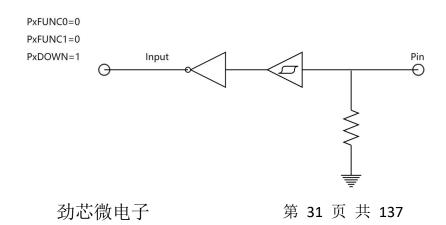


7.4 带下拉电阻的输入模式

带下拉的输入模式,输入口内部一直接上一个下拉电阻(数十K至百K的阻值之间),当持续被灌入电流时,才会检测到高电平。

配置方式,如需P00管脚为带下拉电阻的输入模式,则先设置输入模式后,即同时赋值 P0FUNC1.0 = 0;以及P0FUNC0.0 =0;然后赋值P0DOWN.0 = 1;

其示结构意图如下:

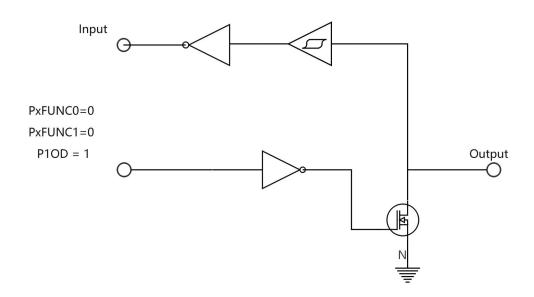




7.5 开漏输出模式(Open Drain)

开漏输出模式, CV5003 只支持 P1 口全部 8 只管脚和 P2 口的 P21,P22 两只管脚进行开漏输出, 其他管脚不支持。

配置方式,如需P10管脚为开漏输出模式,则先设置输入模式后,即同时赋值P1FUNC1.0 = 0; 以及P1FUNC0.0 = 0; 然后赋值P1OD.0 = 1。



7.6 IO 端口相关配置寄存器

7.6.1 P1.P0 输入输出配置

P0FUNC1(OXE8) P0端口功能高位控制寄存器(读/写)

位编号	7	6	5	4	3	2	1	0
符号	P07H	P06H	P05H	P04H	P03H	P02H	P01H	P00H
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始值	0	0	0	0	0	0	0	0

POFUNCO(OXE9)PO端口功能低位控制寄存器(读/写)

位编号	7	6	5	4	3	2	1	0
符号	P07L	P06L	P05L	P04L	P03L	P02L	P01L	P00L
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始值	0	0	0	0	0	0	0	0

劲芯微电子

第 32 页 共 137



P1FUNC1(0XEB)P1端口功能高位控制寄存器(读/写)

位组	扁号	7	6	5	4	3	2	1	0
符	:号	P17H	P16H	P15H	P14H	P13H	P12H	P11H	P10H
读	/写	读/写							
	.初始 直	0	0	0	0	0	0	0	0

P1FUNC0(0XEC) P0端口功能低位控制寄存器(读/写)

位编号	7	6	5	4	3	2	1	0
符号	P17L	P16L	P15L	P14L	P13L	P12L	P11L	P10L
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	0	0	0	0

以上 4 个寄存器位 P0、P1 的 I/O 输入输出模式的寄存器,其配置方法为 PxFUNC1(x=0/1)的某一位如 PxFUNC1.n(n=0~7)为高位,对应以 PxFUNC0.n 为低位,组成一个 4 进制的数,表征 4 种输出模式。例如 P1FUNC1.1 = 0 且 P1FUNC0.1 =1 时,此时 P11 为强推挽输出模式。具体组合的输出模式如下表所示:

	GPIO 具体功能分配如下									
端口	PxFUN	C1 为高位	PxFUNC0 为低位							
当前 凵	00	01	10	11						
P00	INPUT	OUTPUT	PWM3	IC3						
P01	INPUT	OUTPUT	PWM4	IC4						
P02	INPUT	OUTPUT	RXD1	SCL						
P03	INPUT	OUTPUT	PWM5	IC5						
P04	INPUT	OUTPUT	STADC	PWM3						
P05	INPUT	OUTPUT	PWM2	IC6						
P06	INPUT	OUTPUT	CC1	TXD						
P07	INPUT	OUTPUT	CC0	RXD						
P10	INPUT	OUTPUT	PWM2	IC2						
P11	INPUT	OUTPUT	PWM1	IC1						
P12	INPUT	OUTPUT	RST							
P13	INPUT	OUTPUT	SCL	STADC						
P14	INPUT	OUTPUT	SDA	FB						
P15	INPUT	OUTPUT	PWM5	IC7						
P16	INPUT	OUTPUT	TXD1	SDA						
P17	INPUT	OUTPUT	INT1							



7.6.2 P0,P1 上下拉电阻及开漏输出

POUP (OXEA) PO 端口上拉电阻控制寄存器 (读/写)

位编号	7	6	5	4	3	2	1	0
符号	P07UP	P06UP	P05UP	P04UP	P03UP	P02UP	P01UP	P00UP
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	0	0	0	0

PODOWN (0XE3) PO 端口下拉电阻控制寄存器 (读/写)

位编号	7	6	5	4	3	2	1	0
符号	P07D	P06D	P05D	P04D	P03D	P02D	P01D	P00D
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	0	0	0	0

P1UP(0XED)P1端口上拉电阻控制寄存器(读/写)

位编号	6	5	4	3	2	1	0
符号	P16UP	P15UP	P14UP	P13UP	P12UP	P11UP	P10UP
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	1	0	0

P1DOWN (0XE2) P1 端口下拉电阻控制寄存器 (读/写)

位编号	7	6	5	4	3	2	1	0	
符号	P17D	P16D	P15D	P14D	P13D	P12D	P11D	P10D	
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	
上电初始 值	0	0	0	0	0	0	0	0	

P1OD (0XA7) P1 端口开漏输出控制寄存器(读/写)

位编号	7	6	5	4	3	2	1	0
符号	P17OD	P16OD	P15OD	P14OD	P13OD	P12OD	P110D	P100D
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	0	0	0	0

以上为上下拉电阻及开漏输出配置寄存器,其设置方法为,先将欲配置的管脚切换成高阻输入。 然后,在对应的寄存器位上置位或清零。例如,需要设置 P10 为输入且上拉电阻,则先把 P13 设置为输入,然后令 P1DOWN.3 = 1,即可。

劲芯微电子



7.6.3 P2 端口功能寄存器

P2 端口配置有只有两个二寄存器,但包含了完备的 GPIO 功能,如强推挽输出,高阻输入上下拉电阻,开漏输出等。

具体功能如下表所示:

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	1:0	P2FUNC0	读/写	P2FUNC1.[0]为高位 P2FUNC0.[0]为低位 00 : P20 input 01 : P20 output	00
	3:2	P2FUNC1	读/写	10: PWM0 输出 11: IC0 输入 P2FUNC1.[1]为高位 P2FUNC0.[1]为低位 00: P21 input 01: P21 output 10: INT0 11: REV	00
P2FUNC 地址: 0xAB	4	SET1	读/写	设置 P00 作为 T1 输入脚 1: 使能 0: 不使能	0
	5	SET2	读/写	设置 P04 作为 IC3 输入脚 1: 使能 0: 不使能	0
	6 SET3 读/写 设置 P05 作为 T0 1: 使能 0: 不使能			0	
	7	SET4	读/写	设置 P14 作为 PWM1 输出脚 1: 使能 0: 不使能	0



寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	0	P20UP	读/写	设置 P20 上拉使能 1: 使能 0: 不使能	0
	1	P21UP	读/写	设置 P21 上拉使能 1: 使能 0: 不使能	0
	2	P20PD	读/写	设置 P20 下拉使能 1: 使能 0: 不使能	0
	3	P21PD	读/写	设置 P21 下拉使能 1: 使能 0: 不使能	0
P2FUNC3 地址: 0XAC	4	P200D	读/写	设置 P20 开漏输出控制信号使能 1: 使能 0: 不使能	0
	5	P210D	读/写	设置 P21 开漏输出控制信号使能 1: 使能 0: 不使能	0
	6	RSV		保留为 0	0
	7	P00D2	读/写	设置 P02 开漏输出控制信号使能 1: 使能 0: 不使能	0



7.6.3 测试输出寄存器(TEST_MODE 寄存器)

此寄存器主要用来快速打开输出进行测试,置位 1,则为打开;而清零则关闭输出。TEST_MODE和 SETx 寄存器设置 IO 管脚模式的优先级高于 PxFUNCy;

具体功能如下表所示:

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	0	test_m0	R/W	P20 输出 ICK/DIV32 1: 使能 0: 不使能	0
	1	test_m1	R/W	P14 输出 WCK 1: 使能 0: 不使能	0
	2	test_m2	R/W	P14 输出 CMP0_OUT 1: 使能 0: 不使能	0
TEST_MODE 地址: 0XA6	3	test_m3	R/W	P00 输出 CMP1_OUT 1: 使能 0: 不使能	0
	4	test_m4	R/W	P01 输出 CMP2_OUT 1: 使能 0: 不使能	0
	5	test_m5	R/W	P13 输出 CMP3_OUT 1: 使能 0: 不使能	0
	6			-	
	7			-	

7.7 IO 输入电压门限设置

MATCH 寄存器地址 0xB6, 具体可见 ADC 章节。

MATCH 寄存器的位 5 可对管脚输入高低电平门限阈值进行选择,即 MCU 外部管脚输入大于等于高电压时 MCU 识别为数字"1",小于等与低电压时,MCU 识别为数字"0"。管脚外部电压介于高低电压时,芯片识别保持之前状态。

I/O 输入电压门限选择

- 0: 输入高电压=0.7VDD, 输入低电压=0.3VDD(默认)
- 1: 输入高电压=0.4VDD, 输入低电压=0.2VDD

劲芯微电子

第 37 页 共 137



7.8 I/O 相关寄存器配置总表

◆ I/0(P00~P17)设置总表 1

GPIO 功能总表		功能配置	寄存器		单独配置位			
Ports		UNC0 高位	PxFUNC0 为低位		SET1	SET2	SET3	SET4
	00	01	10	11				
P00	INPUT	OUTPUT	PWM3	IC3	T1			
P01	INPUT	OUTPUT	PWM4	IC4				
P02	INPUT	OUTPUT	RXD1	SCL				
P03	INPUT	OUTPUT	PWM5	IC5				
P04	INPUT	OUTPUT	STADC	PWM3		IC3		
P05	INPUT	OUTPUT	PWM2	IC6			T0	
P06	INPUT	OUTPUT	CC1	TXD				
P07	INPUT	OUTPUT	CC0	RXD				
P10	INPUT	OUTPUT	PWM2	IC2				
P11	INPUT	OUTPUT	PWM1	IC1				
P12	INPUT	OUTPUT	RST					
P13	INPUT	OUTPUT	SCL	STADC				
P14	INPUT	OUTPUT	SDA	FB	_			PWM1
P15	INPUT	OUTPUT	PWM5	IC7				
P16	INPUT	OUTPUT	TXD1	SDA				
P17	INPUT	OUTPUT	INT1					

P20 和 P21 功能汇总

P20	INPUT	OUTPUT	PWM0	IC0		
P21	INPUT	OUTPUT	INT0			



→ I/0 设置总表 2

GPI 具体功能		单独配置位								
OFT共作为化				一次癿且心						
Ports	test_m0	test_m1	test_m2	test_m3	test_m4	test_m5	debug_m ode			
P00				CMP1_OU T						
P01					CMP2_O UT					
P02							MCLK(烧 录脚)			
P03										
P04										
P05										
P06										
P07										
P10										
P11										
P12										
P13						CMP3_ OUT				
P14		WCK	CMP0_O UT							
P15										
P16							MDAT(烧 录脚)			
P17										
P20	ICK/DIV32									
P21										



8 定时器 T0/T1

CV5003 定时器/计数器T0和T1是2个16位定时器/计数器。每个都是由两个8位的寄存器组成的16位计数寄存器。对于定时器/计数器0,高8位寄存器是TH0,低8位寄存器是TL0。 同样定时器/计数器1也有两个8位寄存器, TH1 和TL1。TCON 和 TMOD 可以配置定时器/计数器0和1的工作模式。T0和T1的的时钟为系统时钟12分频。

通过TMOD中的C/T位来选择定时器或计数器功能。

在计数器模式下,每当检测到外部输入脚INT0或者INT1的下降沿,计数寄存器的内容就会加一。如果在一个时钟周期采样到高电平,在下一个时钟周期采样到低电平,那么INT0或INT1引脚就会确认为一个由高到低的跳变。

在定时器模式下,计数寄存器在每个机器周期中都递增,溢出时可通过中断或者软件查询执行相关操作。

T0和T1共有四个模式:

模式 0:13 位定时器/计数器,由 8 位的 THO/TH1 和低 5 位的 TLO/TL1 组成;可以使用周期为一个机器周期的时钟进行定时,或者对端口 INTO/INT1 的下降沿进行计数;可以使用端口 INTO/INT1 对输入时钟进行门控,高电平时定时器/计数器有效

模式 1: 16 位定时器/计数器;可以使用周期为一个机器周期的时钟进行定时,或者对端口 INTO/INT1 的下降沿进行计数;可以使用端口 INTO/INT1 对输入时钟进行门控,高电平时定时器/计数器有效

模式 2: 8 位重装载定时器/计数器,使用 TL0 或者 TL1 进行计时,在 TH0 或者 TH1 存放初始值;当溢出时自动将 TH0 或者 TH1 的值装载到 TL0 或者 TL1 中,可以使用周期为一个机器周期的时钟进行定时,或者对端口 INTO/INT1 的下降沿进行计数;可以使用端口 INTO/INT1 对输入时钟进行门控,高电平时定时器/计数器有效。

模式 3: T0 为两个独立的 8 位定时器/计数器:

TO 的低 8 位功能与模式 1 基本一样, 只是定时器位宽只有 8 位。



T0 的高 8 位使用周期为一个机器周期的时钟进行定时,使用 TR1 (TCON. 6) 作为定时器使能,使用 TF1 (TCON. 7) 作为溢出中断标志

T1: 停止工作。

注: THO(TH1)和TLO(TL1)是独立分开访问。需要特别注意,在模式0或模式1下时,当读/写THO(TH1)和TLO(TL1)之前,必须清除TRO(TR1)来停止计时。否则将产生不可预料的结果。

8.1 T0 和 T1 相关特殊功能寄存器

符号	地址	说明	7	6	5	4	3	2	1	0	复位值
TCON	88H	定时器控制寄存器	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	0000000b
TMOD	89H	定时器工作模式寄存器	GATE	C/T	M1	M0	GATE	C/T	M1	MO	0000000b
TL0	8AH	定时器 0 低 8 位	TL0[7:0] 000000							0000000b	
TL1	8BH	定时器 1 低 8 位				TL	1[7:0]				0000000b
TH0	8CH	定时器 0 高 8 位				TH	0[7:0]				0000000b
TH1	8DH	定时器 1 高 8 位	TH1[7:0] 0						0000000b		
		•									

TMOD (89H) 定时器工作模式寄存器(读/写)

位号	7	6	5	4	3	2	1	0
符号	GATE	C/T	M1	M0	GATE	C/T	M1	M0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始值	0	0	0	0	0	0	0	0
			T1		T0			

位号	位符号	说明
7	GATE	T1 门控控制 1 = 使能外部门控(外部引脚 INT1)。当 INT1 为高且 TCON 寄存器的 TR1 置位,计数器会在每个下降沿自动加一。 0 = TR1 为 1 时,开始计数。
6	C/T	T1 计数器/定时器选择. 0 = T1 随内部系统时钟而递增,作定时器。 1 = T1 随外部引脚 T1 的下降沿递增,作计数器。

劲芯微电子

第 41 页 共 137



5	M1	T1 模式选择
4	МО	M1 M0 定时器 1 模式 0 0 模式 0: 13 位定时器/计数器 0 1 模式 1: 16 位定时器/计数器 1 0 模式 2: 8 位定时器/计数器,数值从 TH1 自动重装载入 TL1 1 1 模式 3: 定时器 1 停止
3	GATE	T0 计数器/定时器选择. 1 = 使能外部门控(外部引脚 INT0)。当 INT0 为高且 TCON 寄存器的 TR0 置位,计数器会在每个下降沿自动加一。 0 = TR0 为 1 时,开始计数。
2	C/T	T0 计数器/定时器选择. 0 = T0 随内部系统时钟而递增,作定时器。 1 = T0 随外部引脚 T1 的下降沿递增,作计数器。
1	M1	定时器 0 模式选择 M1 M0 定时器 0 模式 0 0 模式 0: 13 位定时器/计数器 0 1 模式 1: 16 位定时器/计数器 1 0 模式 2: 8 位定时器/计数器,数值从 TH0 自动重装载入 TL0
0	M0	11模式3: TL0配置为8位定时器/计数器,TH0配置为8位定时器

TCON (88H) 定时器控制寄存器(读/写)

位号	7	6	5	4	3	2	1	0
符号	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电初始 值	0	0	0	0	0	0	0	0

位	位符	说明
号	号	
7	TF1	定时器 1 溢出标志
		在定时器 1 溢出时该位置 1。当执行定时器 1 中断服务程序时,该位由硬件自动清 0。该位可
		由软件写 1 或写 0
6	TR1	定时器 1 启动控制
		0 = 定时器 1 停止。清除该位将停止定时器 1 并将当前计数保存在 TH1 和 TL1
		1 = 定时器 1 启动
5	TF0	定时器 0 溢出标志
		在定时器 0 溢出时该位置 1。当执行定时器 0 中断服务程序时,该位由硬件自动清 0。该位可

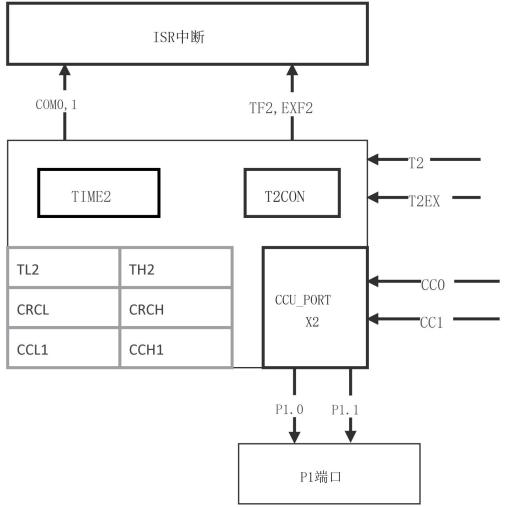


CV5003

		由软件写 1 或写 0
4	TR0	定时器 0 启动控制
		0 = 定时器 0 停止。清除该位将停止定时器 0 并将当前计数保存在 TH0 和 TL0
		1 = 定时器 0 启动
3	IE1	外部中断 1 标志
		检测外部管脚 INT1 下降沿时置位 1,中断程序可清零
2	IT1	中断类型控制信号
		选择 T1 下降沿或低电平,触发中断
1	IE0	外部中断 0 标志
		检测外部管脚 INTO 下降沿时置位 1,中断程序可清零
0	IT0	中断类型控制信号
		选择 T0 下降沿或低电平,触发中断



9 定时器 T2



T2是16位定时器/计数器,有一个12/24分频的预分频器,三个16位捕获/比较寄存器(CC1, CC2,CC3),一个16位捕获/重载/比较寄存器(CRC)。

9.1 定时模式-自动重装载功能模式

定时器 T2 的重新加载(从 CRCH~CRCL 寄存器中重载 16 位)可以在两种模式下执行。

- ① 模式 0: T2 溢出后自动重新加载;
- ② 模式 1:由 INT2(P1.7)门控的 16 位重加载模式:INT2 出现下降沿后,T2 重新装载。

劲芯微电子 第 44 页 共 137 V4.0



T2CON (0xC8) -定时器 2 控制寄存器

位号	7	6	5	4	3	2	1	0
位符号	T2PS	I3FR	I2FR	T2R1	T2R0	T2CM	T2I1	T2I0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

位号	位符号	说明
7	T2PS	T2 预分频器选择位。 0-T2 的时钟频率为振荡器频率的 1/12。 1-T2 的时钟频率为振荡器频率的 1/24。
6	I3FR	选择信号有效边沿触发 外部中断(INT3)/比较信号/捕获信号 0 - 下降沿 1 - 上升沿
5	I2FR	选择信号有效边沿触发 外部中断(INT2)/比较信号/捕获信号 0-下降沿 1-上升沿
4	T2R1	定时器 T2 重载模式选择 0X - 禁止重新加载
3	T2R0	10 - 模式 0 11 - 模式 1
2	T2CM	定时器 T2 比较模式选择 0-模式 0 1-模式 1
1	T2l1	定时器 T2 输入选择 00 - 定时器 T2 停止
0	T2I0	01 - 输入频率系统时钟/12 或系统时钟/24 10 - 定时器 T2 由引脚 T2 (P1.7) 的外部信号递增 11 - 内部时钟输入被门控到 T2 上

CRCL(0xCA) -T2 重装载/比较数据低字节

位号	7	6	5	4	3	2	1	0		
位符号		CRCL[7:0]								
读/写		读/写								
初始值		0x00								

注: 当 T2 设定为比较模式,存放比较值的低字节数据。当设定为自动重装载模式,存放重装载值的低字节数据。

劲芯微电子



CRCH(0xCB) -T2 重装载/比较数据高字节

位号	7	6	5	4	3	2	1	0		
位符号		CRCH[7:0]								
读/写		读/写								
初始值		0x00								

注: 当 T2 设定为比较模式,存放比较值的高字节数据。当设定为自动重装载模式,存放重装载值的高字节数据。

TL2(0xCC) -T2 低字节

位号	7	6	5	4	3	2	1	0		
位符号		TL2[7:0]								
读/写		读/写								
初始值				0x	00					

注: T2 的 16 位寄存器的低 8 位字节数据。

TH2(0xCD) -T2 高字节

位号	7	6	5	4	3	2	1	0	
位符号		TH2[7:0]							
读/写		读/写							
初始值				0x	00				

注: T2 的 16 位寄存器的高 8 位字节数据。

注意: TH2和TL2是独立分别访问,强烈建议软件在清除TR2停止T2工作之后再读写这两个寄存器的值。如果在运行中对寄存器直接读写,可能引发无法预测的结果。



9.2 比较功能模式

在四个独立的比较寄存器中,比较/捕获寄存器(CCx)中的值与定时器寄存器(TL2.TH2)的值进行比较。

其输入管脚为CC0,CC1(P07~P06(配置方法见7.6.1章)),输出端口引脚为P1.0~P1.1。 比较模式0和1是由位T2CM选择的。有以下两种比较模式

1) 比较模式0

当T2 的值等于比较寄存器的值时,输出信号由低电平变为高电平。 它在定时器溢出时回到低电平。

2) 比较模式1

输出信号的转换由软件确定,**T2** 溢出不会导致输出变化。比较模式**1**下,可以控制信号的两个转换。在比较模式**1**中,值首先写入"影子寄存器",当比较信号有效时,该值被传送到比较/捕获寄存器。

CCEN(0xC1) 比较/捕获使能寄存器

位号	7	6	5	4	3	2	1	0
位符号					COCAH1	COCAL1	COCAH1	COCAL1
读/写					读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

位号	位符号	说明
3	COCAH1	CCL1 寄存器的比较/捕获模式 00- 比较/捕获禁用
2	COCAL1	01- 在引脚 CC1 的下降/上升沿捕获 10- 比较启用 11- 将写入操作捕获到寄存器 CCL1
1	COCAH0	CRC 寄存器的比较/捕获模式 00- 比较/捕获禁用
0	COCAL0	01- 在引脚 CC0 的下降/上升沿捕获 10- 比较启用 11- 将写入操作捕获到寄存器 CCL1



9.3 捕获功能

实际的定时器/计数器的值可以在一个外部事件(模式 0)或一个软件写操作(模式 1)时被保存到寄存器 CCx(x=0~1)或 CRCH、CRCL 中。(模式 0)或软件写操作(模式 1)。

(1) 捕获模式 0

在模式 0 下, 当以下情况时, 捕获定时器 2 将被执行。

- (a) 输入 CCL0-CCL1 的上升沿
- (b) 输入 CCL0 的上升沿或下降沿(取决于 I3FR 位)

在这种模式下,相应的外部中断请求标志 IEX3(IEN1.2)到 IEX6(IEN1.5)被设置。

(2) 捕获模式 1

在模式 1 中,定时器 2 的捕获是由向专用捕获寄存器的低字节写任何值引起的。专用捕获寄存器的低字节。写到捕获寄存器中的值与此功能无关。

定时器2的内容将被锁存到相应的捕获寄存器中。在这种模式下,将不产生中断请求。

CCL1(0xC2) 比较/捕获寄存器 1, 低字节 8 位

位号	7 6 5 4 3 2 1										
位符号		CCL1[7:0]									
读/写		读/写									
初始值		0x00									

CCH1(0xC3) 比较/捕获寄存器 1, 高字节 8 位

位号	7	6	5	4	3	2	1	0			
位符号		CCH1[7:0]									
读/写		读/写									
初始值		0x00									

CCL2(0xC4) 比较/捕获寄存器 2, 低字节 8 位

位号	7	7 6 5 4 3 2 1 0									
位符号		CCL2[7:0]									
读/写				读	写						
初始值	0x00										

劲芯微电子



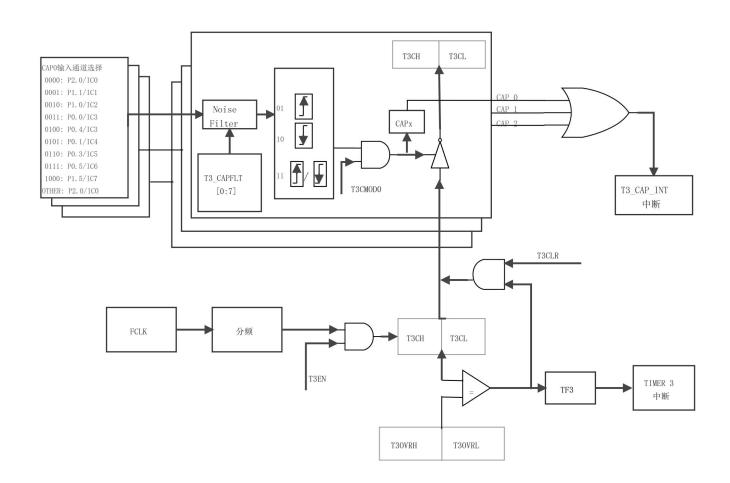
CCH2(0xC5) 比较/捕获寄存器 1, 高字节 8 位

位号	7	6	5	4	3	2	1	0			
位符号		CCH2[7:0]									
读/写		读/写									
初始值	0x00										



10 定时器 T3 及其输入捕获

定时器 3 是一个 16 位向上计数定时器,由高 8 位寄存器(T3CH)和低 8 位寄存器(T3CL)组成。用户可以通过配置 T3PSC[2:0] (T3CON0[3:1])选择预分频,并写入重载值到 T3OVRH 和 T3OVRL 寄存器来决定它的溢出速率。用户可以设置 T3EN (T3CON0.0)来开始计数。当计数跨过 FFFFH,TF3 (T3CON.5)置为 1,且 T3OVRH 和 T3OVRL 寄存器的内容会重载到内部 16位计数器。定时器 3 具有 3 通道输入捕获模块,可用于测量输入脉冲宽度或周期。可以通过配置 T3CON2 进入比较捕获模式,并带有一个噪声滤波器(Noise Filter),通过配置 T3_CAPFLT 寄存器调节。



劲芯微电子

第 50 页 共 137



10.1 控制寄存器

Timer3 相关控制寄存器如下:

● 定时器 3 控制寄存器 0(红字为 PAGE1 的寄存器)

	位号	位符号	读/写	于沙FAGEI 即可付命)	总 有总估
寄存器	<u> </u>	似付写) 以/与	设置功能或作用	位复位值
	7	T3CLR	读/写	T3CLR: 计数寄存器 T3CH&T3CL 清 0 使能位 1: 置1清零。读永远为 0 0: 无效	0
	6	-	-	-	0
T3CON0 (0xF9)	5	T3F	读/写	溢出标志位 1: 当定时计数溢出时,此位会被硬件置 1。软件清 0。 0: 未溢出	0
(6,11, 6)	4	-	-	-	0
	3			定时/计数器 3 时钟选择	
	2	1		000: CLK_OSC	
	1	T3PSC	读/写	001: CLK_OSC /2 010: CLK_OSC /4 011: CLK_OSC /8 100: CLK_OSC /16 101: CLK_OSC /32 110: CLK_OSC /64 111: CLK_OSC /128	000
	0	T3EN	写	定时/计数器 3 使能位 1: 使能定时/计数器 3 0: 禁止定时/计数器 3	0



● 定时器 3 控制寄存器 1 (CAP1 输入通道选择)(红字为 PAGE1 的寄存器)

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	7	-	-	-	0
T3CON1 (0xFA)	6:3	CAP1	读/写	CAP1 输入通道选择 0000: P2.0/IC0 0001: P1.1/IC1 0010: P1.0/IC2 0011: P0.0/IC3 0100: P0.4/IC3 0101: P0.1/IC4 0110: P0.3/IC5 0111: P0.5/IC6 1000: P1.5/IC7 OTHER: P2.0/IC0	0
	2	T3C3F	读/写	CAP2 中断标志位,高电平有效,软件写 0 清除	0
	1	T3C1F	读/写	CAP1 中断标志位,高电平有效,软件写 0 清除	0
	0	T3C0F	读/写	CAP0 中断标志位,高电平有效,软件写 0 清除	0

● T3CON2 定时器 3 控制寄存器 2 (捕获模式) (红字为 PAGE1 的寄存器)

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	7	-	-	-	0
	6	-	-	-	0
T000N0	5:4	T3CMOD2	读/写	00: 不使能捕获模式。 01: 使能捕获模式,并且是上升沿捕获 10: 使能捕获模式,并且是下降沿捕获 11: 使能捕获模式,并且是双沿捕获	0
T3CON2 地址: 0xFB	3:2	T3CMOD1	读/写	00: 不使能捕获模式。 01: 使能捕获模式,并且是上升沿捕获 10: 使能捕获模式,并且是下降沿捕获 11: 使能捕获模式,并且是双沿捕获	0
	1:0 T3CMOD0 读/写			00: 不使能捕获模式。 01: 使能捕获模式,并且是上升沿捕获 10: 使能捕获模式,并且是下降沿捕获 11: 使能捕获模式,并且是双沿捕获	0



● T3CON3 定时器 3 控制寄存器 3 (CAP0/3 输入通道选择) (红字为 PAGE1 的寄存器)

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
T3CON3	7:4	CAP0	读/写	CAP0 输入通道选择 0000: P2.0/IC0 0001: P1.1/IC1 0010: P1.0/IC2 0011: P0.0/IC3 0100: P0.4/IC3 0101: P0.1/IC4 0110: P0.3/IC5 0111: P0.5/IC6 1000: P1.5/IC7 OTHER: P2.0/IC0	0
地址: 0xFC	3:0	CAP2	读/写	CAP2 输入通道选择 0000: P2.0/IC0 0001: P1.1/IC1 0010: P1.0/IC2 0011: P0.0/IC3 0100: P0.4/IC3 0101: P0.1/IC4 0110: P0.3/IC5 0111: P0.5/IC6 1000: P1.5/IC7 OTHER: P2.0/IC0	0

10.2 计数器及捕获寄存器

T3OVRH(0XFD) 计数器周期寄存器高八位(红字为 PAGE1 的寄存器)

	,			•			,			
位号	7	6	5	4	3	2	1	0		
位符号		T3OVRH[7:0]								
读/写		读/写								
初始值		0x00								

T3OVRL(0xFE) 计数器周期寄存器低八位(红字为 PAGE1 的寄存器)

位号	7	6	5	4	3	2	1	0		
位符号		T3OVRL[7:0]								
读/写		读/写								
初始值		0x00								

T3CH(0xFF) 计数器寄存器高八位(红字为 PAGE1 的寄存器)

位号	7	6	5	4	3	2	1	0		
位符号		T3CH[7:0]								
读/写		读								
初始值		0x00								

劲芯微电子 第 53 页 共 137



T3CL(0xF1) 计数器寄存器低八位(红字为 PAGE1 的寄存器)

							,				
位号	7	6	5	4	3	2	1	0			
位符号		T3CL[7:0]									
读/写		读									
初始值				0x	00						

T3D0H(0xF2) CAP0 捕获寄存器高八位(红字为 PAGE1 的寄存器)

		,								
位号	7	7 6 5 4 3 2 1 0								
位符号		T3D0H[7:0]								
读/写		读/写								
初始值		0x00								

T3D0L(0xF3) CAP0 捕获寄存器低八位(红字为 PAGE1 的寄存器)

				,				,,,,,,,	. ,		
位	立号	7	6	5	4	3	2	1	0		
位	符号		T3D0L[7:0]								
诗	引写		读/写								
初	始值				0x	00					

T3D1H(0xF4) CAP1 捕获寄存器高八位(红字为 PAGE1 的寄存器)

 ٠٠٠١ حت	on, o	1111	2) C L-1 11 HI	H 1-01/ 1-1-	(>= 1 / 1	. ,	H 2 - 2 1 1	⁺		
位号	7	7 6 5 4 3 2 1 0								
位符号				T3D1	H[7:0]					
读/写				读	写					
初始值				0x	00					

T3D1L(0xF5) CAP1 捕获寄存器低八位(红字为 PAGE1 的寄存器)

		-) - 114 4 14 111 1117								
位号	7	6	5	4	3	2	1	0		
位符号		T3D1L[7:0]								
读/写		读/写								
初始值		0x00								

T3D2H(0xF6) CAP2 捕获寄存器高八位(红字为 PAGE1 的寄存器)

_			4114	** * 1*		1 4 > 4		114 4 14 1	,		
	位号	7	7 6 5 4 3 2 1 0								
	位符号		T3D2H[7:0]								
	读/写		读/写								
	初始值				0x	00					



T3D2I (0yF7) CΔP2	捕获寄存器低八位(红字为 PAGE1 的寄存器)
IJUZLIUXI I I UMFZ	1用7万亩714661以7777151 + 77 66 1 111亩744661

位号	7	6	5	4	3	2	1	0
位符号		T3D2L[7:0]						
读/写		读/写						
初始值				0x	00			

10.3 输入捕获功能及滤波时间说明

输入捕获模块依靠定时器3实现输入捕获功能。输入捕获模块通过寄存器T3CON2配置来支持3组信道输入(CAP0, CAP1和CAP2),可选择配置9个引脚(P2.0, P1[1: 0], P1.5, P[0:1]和P0[5: 3])。引脚复合功能选择通过T3CON1和T3CON3配置。每个输入通道的噪声滤波器可通过设置T3_CAPFLT调节滤波时间,可滤除小于4个系统时钟的输入毛刺。每组输入捕获通道共享定时器T3计数,但有自己独立的边沿检测。每个触发边沿检测可由寄存器T3CON2的相关位独立配置,支持上升沿捕获,下降沿捕获,或双边沿捕获。在使用前,必须设置通道使能位T3CON1和T3CON3。

当输入捕获通道使能且所选择的边沿触发发生时,定时器3的计数值T3CH和T3CL将被捕获、传输并存储到捕获寄存器T3DxH 和 T3DxL中(x =0~2)。边沿触发也可硬件配置 T3CON2,如果ECAP (IEN0.2)和EA都打开,将产生中断。三组输入捕获共享一个中断向量,用户可通过检查CAPx来确定具体哪个通道有输入捕获。这些标志必须由软件清零。

T3 CAPFLT(0xEE) 定时器 3 滤波时间计数器

位号	7	6	5	4	3	2	1	0
位符号	T3_CAPFLT[7:0]							
读/写	读/写							
初始值	0x00							

注:噪声滤波器的滤波时间=(1+T3_CAPFLT)*CLKOSC (其中 CLKOSC 为系统时钟)



11 CAL 硬件 32 位乘/除法器

CV5003 算术单元 32 位乘/除法器 CAL 提供最高 32 位数除以最高 16 位,最高 16 位乘以最高 16 位的算术运算。所有操作都是无符号整数操作。

11.1 MDU 简介

CAL 由 7 个寄存器处理,它们作为特殊功能寄存器在内存中映射。CAL 允许与 CPU 的活动同时进行并独立于 CPU 的运算。

其中,操作数和结果寄存器都是 CALMD0~CALMD5。控制寄存器是 CALCON。CAL 的任何计算都会覆盖其操作数。

其控制寄存器如下表所示:

CALCON (DFh) 乘/除法运算单元控制寄存器(红字为 PAGE1 的寄存器)

				- 17 - 17 - 17 - 17 - 17 - 17 - 17 - 17				
寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值		
	,	7	CALEN	读/写	CAL 使能	1		
		6	RSV	读	Reserved	0		
		5	MULMASK	读/写	乘法中断使能	0		
CALCON	0xDF	4	DIVMASK	读/写	除法中断使能	0		
CALCON	UXDF	3	RSV	读	Reserved	0		
		2	DIV0	写	除法为0,写1清0	0		
				1	MULINT	写	乘法中断标志,写 1 清 0 并开始乘法运算	1
		0	DIVINT	写	除法中断标志,写 1 清 0 并开始除法运算	1		

11.2 乘/除法运算的参数和结果寄存器

寄存器	地址	位号	读/写	设置功能或作用	复位值
CALMD0	0XD6	7:0	读/写	乘/除法运算的参数和结果寄存器 0	0x00
CALMD1	0XD5	7:0	读/写	乘/除法运算的参数和结果寄存器 1	0x00
CALMD2	0XD4	7:0	读/写	乘/除法运算的参数和结果寄存器 2	0x00
CALMD3	0XD3	7:0	读/写	乘/除法运算的参数和结果寄存器 3	0x00
CALMD4	0XD2	7:0	读/写	乘/除法运算的参数和结果寄存器 4	0x00
CALMD5	0XD1	7:0	读/写	乘/除法运算的参数和结果寄存器 5	0x00



11.3 乘除法运算单元的操作步骤如下:

1) 向 CALMD0~CALMD5 寄存器写入相应操作的操作数。操作数定义见下表

	CAL 操作数定义						
操作	FIELD	16BIT×16BIT	32BIT÷16BIT	16BIT÷16BIT			
先写入	CALMD0	被乘数(LSB)	被除数(LSB)	被除数(LSB)			
	CALMD1	被乘数(MSB)	被除数	被除数 (MSB)			
	CALMD2	N.A.	被除数	N.A.			
	CALMD3	N.A.	被除数(MSB)	N.A.			
	CALMD4	乘数(LSB)	除数(LSB)	除数(LSB)			
最后写入	CALMD5	乘数(MSB)	除数(MSB)	除数(MSB)			

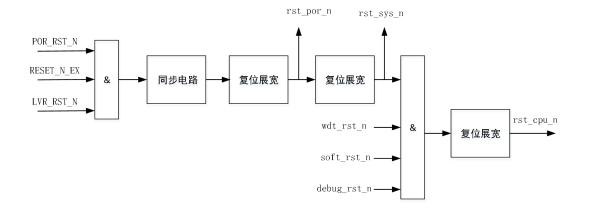
- 2) 如果做乘法运算,将 MULMASK 置位 1,置位中断通道使能 IEX6((IEN1.5))和开启总中断 EAL。如果做除法运算,将 DIVMASK 写 1。将 CALEN 写 1 后使能 CAL 模块,并将 MULINT 或者 DIVINT 清零。
- 3) 经过8个硬件周期后,硬件运算结束,结束标志 MULINT 或 DIVINT 会置 1。当读到结束标志有效后,可从 CALMD0~CALMD5 取回

	CAL 运算结果定义						
操作	FIELD	16BIT×16BIT	32BIT÷16BIT	16BIT÷16BIT			
先读出	CALMD0	积(LSB)	商(LSB)	商(LSB)			
	CALMD1	积	商	商(MSB)			
	CALMD2	积	商	N.A.			
	CALMD3	积(MSB)	商(MSB)	N.A.			
	CALMD4	N.A.	余数(LSB)	余数(LSB)			
最后读出	CALMD5	N.A.	余数(MSB)	余数(MSB)			

4) 可在中断里操作运算结果,进入中断后,通过判断中断标志 MULINT 或者 DIVINT 进行读取相 应算术结果.退出时,对其写入 1 即可清 0



12 复位



如上图所示,共有6种办法让芯片进入复位状态,分别是上电复位、外部复位(P02)、低(欠)压复位、EMU debug复位、看门狗定时器复位以及软件复位。

12.1 上电复位

CV5003 包含内部上电参考电压复位。在上电过程中,当 VDD 低于参考电压门限值,上电复位将保持 CPU 为复位模式。这种设计使 CPU 在 VDD 不满足执行读取存储器时,不访问程序存储器空间。如果从程序存储器读取并执行一个不确定的操作码,可能会使 CPU 甚至是整个系统进入错误状态。VDD 上升到参考门限电压以上,系统工作,所选的振荡器起振,程序从0000H 开始执行。同时,上电标志 POR (RSTFLG.6) 置 1 表示冷复位,上电复位完成。注:上电后,内部 RAM 的内容不确定。建议用户初始化 RAM。建议通过软件清除 POR 为 0,以检测在下一次复位是冷复位还是热复位。如果是由掉电或上电引起的冷复位,POR 将再次置 1。如果是由其他复位源引起的热复位,POR 将保持为 0。用户可以检测复位标志位,处理热复位事件

12.2 欠压复位

欠压检测电路用于监测系统运行时 VDD 电平。当 VDD 下降到所选的欠压触发电平 (VBOD),如果 LVRST(RSTFLG.1) 置 1, CPU 将欠压复位。发生欠压复位后,LVRST(RSTFLG.1) 通过硬件自动置 1,除上电复位或欠压复位,该位不会置 1,该位可通过软件设置或清除。



12.3 外部复位

外部复位引脚RST是带史密特触发器的输入引脚。外部RST引脚,保持最少24个系统时钟周期的低电平,以确保能检测到有效的硬件复位信号,完成一次硬件复位动作。复位电路同步请求内部复位信号,因此,复位是同步运行,要求时钟在此期间运行来促使外部复位。

当RST引脚电平从低到高后,CPU将退出复位状态,并从地址0000H处开始执行代码。如果CPU 在掉电模式下外部RST引脚复位时,复位信号将等待系统时钟恢复。在系统时钟稳定后,CPU 将进入复位状态,然后退出,并从地址0000H处开始执行程序。

XRST(RSTFLG.5) 为复位标志位,用来标志发生了外部复位。当发生外部复位后,该位硬件置 1。除上电复位或外部复位引脚复位外,该位不会置 1,并通过软件清零。

12.4 看门狗定时器复位

看门狗定时器是一个自由运行的定时器,带可编程溢出时间间隔和专用内部时钟源。用户可以在任何时候清除看门狗定时器,使它重新开始计数。当选择的溢出时间间隔发生溢出后,看门狗定时器将直接复位系统。复位完成后,芯片从地址0000H开始运行。

如果看门狗定时器引起复位,看门狗定时器复位标志 WDTRST(RSTFLG.3)将置位。除上电复位外该位保持不变,用户可以通过软件清 WDTRST。

12.5 软件复位

CV5003 提供软件复位功能,允许软件复位整个系统类似于外部复位,初使化 MCU 为复位状态。

12.6 复位相关寄存器

复位相关寄存器主要有三个控制寄存器,分别为:

RSTFLG(9Fh):复位标志寄存器

GFREG(9Eh):固件寄存器(仅被上电复位 POR 信号复位)

SYS CON(B7h) :系统控制寄存器的 SYS CON[4:0]位

其寄存器如表 12.6-1, 表 12.6-2 所示

劲芯微电子

第 59 页 共 137



寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
GFREG	0x9E	7:0	GFREG	读/写	此寄存器仅被上电复位 POR 信号复位,外部复位和其他复位信号不改变此寄存器的值,使用固件更新,重启控制等应用。	0x00
		7	DEBUG_MODE	读/写	1:烧录模式。 0: P02,P16 切回普通 IO。 软件切换时,需要加个 delay,防止下	1
		6	POR	读/写	次进入 debug 进不去。 上电复位标志	1
		5	XRST	读/写	外部复位标志	0
RSTFLG	0x9F	4	EMURST	读/写	仿真器复位	0
		3	WDTRST	读/写	watchdog 复位标志	0
		2 RSV 1 LVRST		读/写	Reserved	0
				读/写	低压复位标志	0
		0	SOFTRST	读/写	软件复位,写 1 复位整个芯片,自动清 0。	0

表 12.6-1

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		[7:3]	RSV		默认为0,不可更改	0
ANA_CON2	0xB4	0	LVD_S	读/写	低电压检测阈值配置: LVD_S<2:0>功能: 000: 低电压检测阈值 2.2V; 001: 低电压检测阈值 2.4V; 010: 低电压检测阈值 2.6V; 011: 低电压检测阈值 2.9V; 100: 低电压检测阈值 3.2V; 101: 低电压检测阈值 3.5V; 110: 低电压检测阈值 3.8V; 111: 低电压检测阈值 4.1V;	0



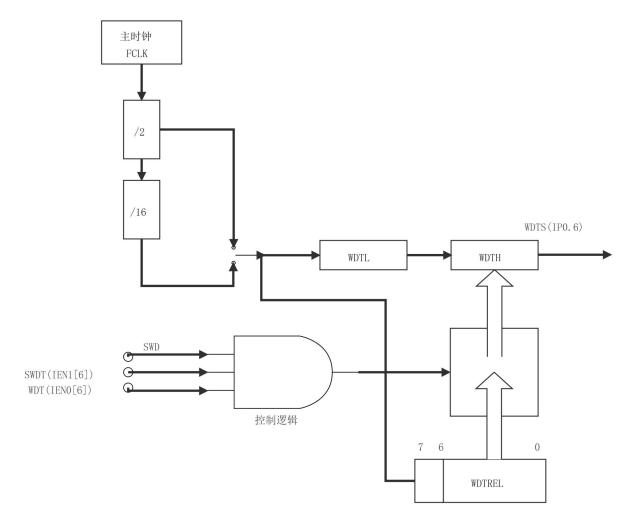
SYS_CON(B7h) 系统控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7:5	ICK_SEL[2:0]	读/写	ICK 时钟选择: 111 16MHZ (不允许修改)	111
		4	LVR_EN	读/写	低电压复位使能信号,高电平有效,默认为 0. 上/掉电复位电压为 1.6V, 当 LVR_EN=0 时,系统在低于 1.6V 复位。当 LVR_EN=1 时,1.6V 复位仍然有效,同时系统可选在 1.8/2.3/2.7/3.0/3.3/3.6/3.9V 低电压复位。	0
SYS_CON	0XB7	3:1	LVR_S[2:0]	读 / 写	LVR_S<2:0>功能描述: 000:1.6V 复位基础上增加 1.8V 复位系统; 001:1.6V 复位基础上增加 2.3V 复位系统; 010:1.6V 复位基础上增加 2.7V 复位系统; 011:1.6V 复位基础上增加 3.0V 复位系统; 100:1.6V 复位基础上增加 3.3V 复位系统; 101:1.6V 复位基础上增加 3.6V 复位系统; 110-111: 1.6V 复位基础上增加 3.9V 复位系统。	0
		0	RST_S	读/写	外部硬件复位引脚配置: RST_S 功能描述: 0: P1.2 为 IO 的输入口; 1: P1.2 为外部硬件复位。	0

表 12.6-2



13 看门狗 (WDT)



看门狗定时器是一个 16 位的计数器,每 24 或 384 个时钟周期递增一次。在外部复位后,看门狗定时器被禁用,所有寄存器被复位或者清零(除了固件寄存器 GFREG)。

看门狗定时器(WDT),由重转载寄存器 WDTREL,预分频和控制逻辑组件所组成。WDT 配有两种工作模式:

模式 0:硬件启动,内部复位后,根据 SWD 端口的电平可启动计数器;当计数值达到 7CFF时,内部信号 WDTS 触发请求复位;任意 WDT 值的变化或复位可以清除内部的 WDTS;软件必须在此之前连续设置寄存器的配置位 IEN0.WDT 及 IEN1.SWDT 时,将计数器将清 0

模式 1: 软件启动,设置 IEN1.SWDT 可以启动计数器,其余同上

看门狗定时器必须定期刷新,以防止单片机复位。

而且要求必须同时设置两个选项。

第一是设置 WDT,第二是设置 SWDT。允许的最大延迟是 WDT 和 SWDT 的设置之间允许

劲芯微电子

第 62 页 共 137



的最大延迟是 12 个时钟周期。当这个时间段过后,如果 SWDT 没有被设置,WDT 被自动复位,看门狗定时器将被重新加载 WDTREL 寄存器的值。

寄存器定义:

WDTREL (0x86) 看门狗时间重载寄存器

		, , , , ,						
位号	7	6	5	4	3	2	1	0
位符号	WDTREL			WD	T_REL[6:0]		
读/写	读/写				读/写			
初始值	0				0			

位号	位符号	说明
7	WDTREL	看门狗预分频设定: 1: 16 分频。 0: 2 分频。
6:0	WDTH	看门狗定时器的高字节的七位重载值(当刷新被触发时,这个值被加载到 WDT 中。)

Nam e	地址	位号	Field	Field R/W Description		Default		
		7		不用于 WDT,默认为 0				
IEN0	0xA8	6	wdt	R/W	watchdog 刷新标志。watchdog 定时器启动刷新。 必须在设置 swdt 前设置 wdt, 以防止 watchdog 定时器无意刷新。wdt 在设置后 12 个时钟周期由硬件复位。	0		
		[5:0]		不用于 WDT,默认为 0				

		7		:	不用于 WDT,默认为 0	0
IEN1	0xB8	6	swdt	R/W	watchdog 刷新/开始标志。当 wdt 设置后再设置 swdt, watchdog 定时器进行刷新。swdt 设置后 12 个时钟周期由硬件复位。	0
		[5:0]			不用于 WDT,默认为 0	0

		7			不用于 WDT,默认为 0	0
IP0	0xA9	6	wdts	R/W	watchdog 状态标志位,当 watchdog 开始计时硬件设置。	0
		5:0			不用于 WDT,默认为 0	0



WKT是一个专用的自唤醒定时器,用于低功耗模式下的周期唤醒芯片,也可用作通用定时器。WKT保持计数在空闲或掉电模式。当WKT用作唤醒定时器时,WKT要在进入省电模式之前开启。

WKT配备了一个简单的8位自动重载向上计数定时器。它的预分频可选择从1/1 到 1/2048,通过WKPS[2:0](WKCON[2:0])来设置。用户填重装载值到WKOVER寄存器来决定它的溢出速率。WKEN (WKCON.3)置位开始计数。当计数器溢出,WKTF (WKCON.4)置为1,并重载WKOVER寄存器的值到内部8为计数器。

WKCON(0xB1) 自唤醒定时器控制

寄存器	位号	位符号	读/写	设置功能或作用	位复位值
	4	WKTF	读/写	中断标志位,当进入 IDLE 时,该中断可以唤醒 CPU,软件写 1 清 0	0
	3	WKEN	读/写	该模块使用 WCK 时钟输入 WKEN 输出使能 1: 使能 WKEN。0: 禁止 WKEN。	0
WKCON 地址: 0XB1	2: 0	WKPS	读/写	WKT 时钟频率预分频,等到时钟 WK_PRE_CLK。 000 = 1/1 001 = 1/4 010 = 1/16 011 = 1/64 100 = 1/256 101 = 1/512 110 = 1/1024 111 = 1/2048	0

WKOVER(0xB2) 自唤醒定时器重载数据

位号	7	6	5	4	3	2	1	0
位符号	WKOVER[7:0]							
读/写	读/写							
初始值	0							

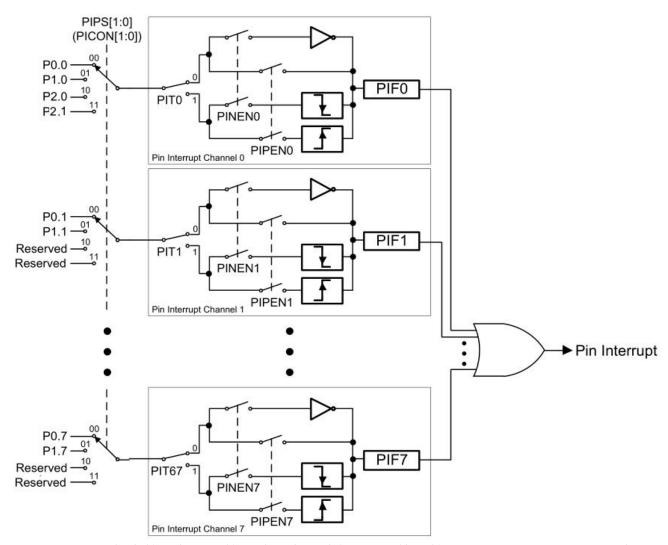
注: WKOVER 是 WKT 的周期设置,单片机内部有一个 WKCNT 八位的计数器,从 0 开始计数,计到到 WKOVER 的值时产生中断和唤醒信号,复用 INTO 中断向量,此时 WKCNT 自动清零。

劲芯微电子

第 64 页 共 137



15 IO 管脚中断



如上图所示每个管脚都提供管脚输入中断功能,用于检测管脚电平状态,如按键或键盘是否按下。最多配置 8 个 I/O 管脚用于管脚中断。任何按键按下时通过边沿或电平触发产生一个管脚中断事件。管脚中断能使 MCU 从空闲模式或掉电模式唤醒。



IO 中断配置步骤如下:

1) 每个管脚的中断使能和正反向特性通过 PIPEN (管脚中断高电平/上升沿使能寄存器)、 PINEN (管脚中断低电平/下降沿使能)寄存器分别设置。

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		0	PINEN0	读/写		0
		1	PINEN1	读/写	管脚中断反相特性选择使能位	0
		2	PINEN2	读/写	该位用来使能低电平/下降沿触发中断。至于电平还	0
PINEN	EN OXDA	3	PINEN3	读/写	是边沿触发,由 PICON 寄存器的	0
FINEIN UNDA	4	PINEN4	读/写	PITx 位决定(x=0~7)	0	
		5	PINEN5	读/写	0 = 关闭中断	0
		6	PINEN6	读/写	1 = 低电平/ 下降沿触发中断	0
		7	PINEN7	读/写		0
		0	PIPEN0	读/写		0
		1	PIPEN1	读/写	管脚中断正相特性选择使能位	0
		2	PIPEN2	读/写	该位用来使能高电平/上升沿触发中断。至于电平还是边沿触发,由 PICON 寄存器的	0
PIPEN	0XDB	3	PIPEN3	读/写	EU行融及,由 PICON 哥什番的 PITx 位决定(x=0~7)	0
		4	PIPEN4	读/写	0 = 关闭中断	0
		5	PIPEN5	读/写	1 1 = 高电平/ 上升沿触发中断	0
		6	PIPEN6	读/写		0
		7	PIPEN7	读/写		0

注意:红字为 PAGE1 的寄存器



2) 通过 PICON (管脚中断电平/边沿触发使能) 寄存器里的 PIPS (PICON[1:0]) 选择端口用于管脚中断,设置管脚中断的触发方式(电平或边沿检测)。

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		0	PIPS	读/写	管脚中断端口选择 该位段选择管脚中断所用 8 位端口 00 = 端口 p00~ 07 01 = 端口 p10~ 17 10 = 端口 2.0 11 = 端口 2.1	0
		2	PIT0	读/写	管脚中断通道 0 类型选择 该位用来配置管脚中断 0 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0
		3	PIT2	读/写	管脚中断通道 1 类型选择 该位用来配置管脚中断 1 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0
PICON	0XD9	4	PIT2	读/写	管脚中断通道 2 类型选择 该位用来配置管脚中断 2 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0
		5	PIT3	读/写	管脚中断通道 3 类型选择 该位用来配置管脚中断 3 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0
		6	PIT45	读/写	管脚中断通道 4 及 5 类型选择 该位用来配置管脚中断 4 和 5 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0
		7	PIT67	读/写	管脚中断通道 6 及 7 类型选择 该位用来配置管脚中断 6 和 7 产生中断的信号类型 0 = 电平触发 1 = 边沿触发	0

注意: 红字为 PAGE1 的寄存器

3) 每个中断通道都有自己的中断标志,总共 8 个中断标志,存放在 PIF (管脚中断通道标志 位寄存器) 寄存器中,进入中断后判断该寄存器确定中断发生具体管脚。PIF 寄存器中的 所有标志位都是通过硬件置位,通过软件清 0。如果 MCU 进入了 STOP 模式则需要在 IOWKEN(IO 唤醒 STOP 模式使能)寄存器中,在 IO 管脚对应的通道中置位为 1.当该管 脚受到触发时,便会唤醒 MCU。

相关寄存器如下表所示:



CV5003

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		0	PIF0	读/写		0
		1	PIF1	读/写		0
		2	PIF2	读/写	管脚中断通道标志位 PIFx(x=0~7)	0
PIF	OVDC	3	PIF3	读/写	如果选择边沿触发有效,当管脚中断的通道检 测到边沿跳变信号,该标志置 1,通过软件清	0
PIF	0XDC	4	PIF4	读/写	零。	0
		5	PIF5	读/写	如果选择电平触发有效,该标志根据管脚中断 的通道上对应的电平变换,软件无法控制该位	0
		6	PIF6	读/写		0
		7	PIF7	读/写		0
		0	PIFEN0	读/写	管脚通道 0 对应中断使能	0
	0XDD	1	PIFEN1	读/写	管脚通道 1 对应中断使能	0
		2	PIFEN2	读/写	管脚通道 2 对应中断使能	0
PIFEN		3	PIFEN3	读/写	管脚通道 3 对应中断使能	0
FIFCIN		4	PIFEN4	读/写	管脚通道 4 对应中断使能	0
		5	PIFEN5	读/写	管脚通道 5 对应中断使能	0
		6	PIFEN6	读/写	管脚通道 6 对应中断使能	0
		7	PIFEN7	读/写	管脚通道 7 对应中断使能	0
		0	IOWKEN0	读/写	管脚通道 0 唤醒 STOP 模式	0
		1	IOWKEN1	读/写	管脚通道 1 唤醒 STOP 模式	0
		2	IOWKEN2	读/写	管脚通道 2 唤醒 STOP 模式	0
IOWKEN	0XC9	3	IOWKEN3	读/写	管脚通道 3 唤醒 STOP 模式	0
IOVVKEIN	UNCS	4	IOWKEN4	读/写	管脚通道 4 唤醒 STOP 模式	0
		5	IOWKEN5	读/写	管脚通道 5 唤醒 STOP 模式	0
		6	IOWKEN6	读/写	管脚通道 6 唤醒 STOP 模式	0
		7	IOWKEN7	读/写	管脚通道 7 唤醒 STOP 模式	0

注意: 红字为 PAGE1 的寄存器

4) IO 管脚中断入口地址只有 0063H,其中断号为 12,IEX5 (IEN1.4) 打开中断服务。



16 中断系统

中断是为让软件处理抢占式或异步的事件,同时方便了定时处理某些任务。

CV5003拥有13个中断,核心中断6个,外设中断7个。每个中断源都有自身的优先级、标志位、中断向量和使能位。其中,中断可被全局使能或关闭。当中断发生时,CPU将执行对应的中断服务子程序(ISR)。 ISR被分配到预先指定的地址如中断向量表(表16-1-中断向量)。

如果中断使能,当中断发生时,CPU 将根据中断源跳转到相应的中断向量地址,执行此地址处的程序,保持中断服务状态直到执行中断服务程序ISR。 一旦ISR 开始执行, 仅能被更高优先级的中断抢占。 ISR通过指令RETI返回,该指令强迫CPU回到中断发生前所执行指令的下一条指令。

16.1 中断向量

中断矢量名称	中断请求标志位	中断地址	中断号
复位	-	0000H	1
外部中断 0	IE0	0003H	0
定时器 0 溢出	TF0	000BH	1
外部中断 1	IE1	0013H	2
定时器 1 溢出	TF1	001BH	3
串口 0 中断	RI0/TI0	0023H	4
定时器2事件	TF2	002BH	5
串口1中断	RI1/TI1	0083H	16
-	空	0043H	8
ADC 中断	IEX2-ADC_INT	004BH	9
PWM 中断 I2C 中断	IEX3-PWM_INTF I2C_INT	0053H	10
定时器 3 溢出/ 输入捕获中断	IEX4-T3_CAP_INT T3_INT	005BH	11
低压检测 / WKT 自唤醒 / IO 中断	IEX5-LVDF_INT WKT_INT IO_INT	0063H	12
乘除法器 / 比较器 中断	IEX6-CAL_INT CMP_INT	006BH	13

注: 1, 串口 1 中断串口号为 16, 中断地址为 0083H

2,所有占用同一通道的都需要打开相应的通道开关 IEXn(n=2~6)以及所需中断(如 IO INT)

表16-1-中断向量



16.2 中断使能

每一个中断源都可以通过各自的中断使能位开启或关闭,这些位在IEN0,IEN1等特殊功能寄存器SFRs中。有一个全局使能中断EAL(IEN0.7)位,清0将关闭所有中断,置位启用已单独使能了的中断。

注意:每一个中断产生时对应中断标志位都会被置1,不管是通过硬件还是软件。用户在中断服务程序里应该小心处理中断标志位,大多数中断标志位都是写0清除,这样可以避免递归中断请求。寄存器如下表所示:

IEN0(0xA8) 中断使能寄存器 0

位号	7	6	5	4	3	2	1	0
位符号	EAL	WDT	ET2	ES0	ET1	EX1	ET0	EX0
读/写								
初始值	0	0	0	0	0	0	0	0

位号	位符号	说明
7	EAL	中断总使能 1: 使能 0: 关闭
6	WDT	看门狗定时器更新标志。 1: 初始化 WDT 定时器刷新,在 SWDT 设定之前,该位会在 SWDT 设定的 12CLOCK 之后由硬件复位.(注意看门狗没有中断功能)
5	ET2	TIMER2 溢出中断或者外部重转载中断使能寄存器 1: 使能 0: 关闭
4	ES0	串口 0 中断使能 1: 使能 0: 关闭
3	ET1	TIMER1 溢出中断 1: 使能 0: 关闭
2	EX1	外部中断 1 使能 1: 使能 0: 关闭
1	ET0	TINERO 溢出中断使能 1: 使能 0: 关闭
0	EX0	外部中断 0 使能 1: 使能 0: 关闭



IEN1 (0xB8) 中断使能寄存器 1

位号	7	6	5	4	3	2	1	0
位符号	EXEN2	SWDT	EX6	EX5	EX4	EX3	EX2	EADC
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

位号	位符号	说明						
7	EXEN2	TIMER2 外部重装载中断是使能 1: 使能 0: 关闭						
6	SWDT	SWDT 起始标志位 在 WDT 设定之后设定开启刷新 WDT 定时器, 设定之后的 12 时钟周期由硬件复位						
5	EX6	外部中断 6 使能 1: 使能 0: 关闭						
4	EX5	外部中断 5 使能 1: 使能 0: 关闭						
3	EX4	外部中断 4 使能 1: 使能 0: 关闭						
2	EX3	外部中断 3 使能 1: 使能 0: 关闭						
1	EX2	外部中断 2 使能 1: 使能 0: 关闭						
0	EADC	ADC 中断使能 1: 使能 0: 关闭						

注意: 打开ADC中断使能时,应该同时置位1,EX2和EADC(IEN1[1:0])。



| IEN2 (0x9A) 中断使能寄存器2

位号	7	6	5	4	3	2	1	0
位符号	-	-	-	-	-	-	-	ES1
读/写	-	-	-	-	-	-	-	读/写
初始值	-	-	-	-	-	-	-	0

位号	位符号	说明
0	ES1	串口 1 中断使能 1: 使能 0: 关闭

16.3 外部中断标志

SET_INT(0xF8) 中断标志位清零控制寄存器

位编号	7	6	5	4	3	2	1	0
符号	-	TRIM_VREF_EN	PAGE	INT_REG[4]	INT_REG[3]	INT_REG[2]	INT_REG[1]	INT_REG[0]
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
上电 初始 值	-	0	0	0	0	0	0	0

位号	位符号	说明					
7	-	-					
6	TRIM_VREF_EN	校正 AD 参考 VREF 模式的使能标志位,为 1 表示校正使能					
5	PAGE	SFR 特殊功能寄存器 PAGE0/PAGE1 切换设置位 1: PAGE1 0: PAGE0					
4	INT_REG[4]	EX6 出中断函数最后写 1 清除 IEX6-CAL_INT CMP_INT					
3	INT_REG[3]	EX5 出中断函数最后写 1 清除 IEX5-LVDF_INT WKT_INT					
2	INT_REG[2]	EX4 出中断函数最后写 1 清除 IEX4-T3_CAP_INT T3_INT					
1	INT_REG[1]	EX3 出中断函数最后写 1 清除 IEX3-PWM_INTF I2C_INT					
0	INT_REG[0]	EX2 出中断函数最后写 1 清除 IEX2-ADC_INT					



IRCON(0xC0) 中断请求控制寄存器

位号	7	6	5	4	3	2	1	0
位符号	EXF2	TF2	IEX6	IEX5	IEX4	IEX3	IEX2	RSV
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

位号	位符号	说明					
7	EXF2	TIMER 2 外部加载标志。					
6	TF2	TIMER 2 溢出标志。					
5	IEX6	外部中断 6 标志。					
4	IEX5	外部中断 5 标志。					
3	IEX4	外部中断 4 标志。					
2	IEX3	外部中断 3 标志。					
1	IEX2	外部中断 2 标志。					
0	RSV	保留					

16.4 中断优先级

系统为所有中断源提供4种优先级:最高(3级)、高(2级)、低(1级)、最低(0级)。中断源可以单独设置各自的优先级位来配置其优先级。相对来说,低优先级中断可以被高优先级中断打断,但不能被同等优先级或更低的优先级打断。默认优先级可以帮助中断控制器解决同等优先级同时请求中断的状况。

在多个中断时,遵循以下规则:

- 1,当一个低优先级中断正在运行,这时一个高优先级产生,该中断会被打断去执行高优先级中断。当高优先级中 断执行完RETI后,低优先级中断恢复继续运行。当低优先级中断执行完RETI后,控制器把运行权利交回给主程序。
- **2**,如果一个高优先级中断正在运行,不能被任何其他中断源打断——即使这高优先级中断, 在默认优先级中比正在运行的中断优先级更高,也不能打断运行中的中断。

劲芯微电子



- **3**,低优先级中断只有在其他中断没有执行的情况下才能被调用。然后同时,低优先级中断不能被另一个低优先级中断打断,即使这个低优先级中断,在默认优先级中比正在运行的中断优先级更高,也不能打断运行中的中断。
- **4**,如果两个中断同时发生,优先级高的中断先执行。如果两个中断优先级相同,默认优先级高的中断先执行,这是符合默认优先级唯一的条件。

默认优先级如下表, 所示

外部中断 0		
串口1中断		
ADC 中断		
timer0 中断		
外部中断 2		
外部中断 1		
外部中断 3	十二年 ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・ ・	
timer1 中断		
外部中断 4	序	
串口0中断		
外部中断 5		
timer2 中断		
外部中断 6		\downarrow
made a total trans		

默认优先级

中断优先级相关寄存器,如下:

IP0(0XA9)中断优先级寄存器 0

位号	7	6	5	4	3	2	1	0
位符号	RSV	RSV	IP0.5	IP0.4	IP0.3	IP0.2	IP0.1	IP0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

IP1(0XB9)中断优先级寄存器1

位号	7	6	5	4	3	2	1	0
位符号	RSV	RSV	IP1.5	IP1.4	IP1.3	IP1.2	IP1.1	IP1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

中断优先级设置方法:

劲芯微电子

第 74 页 共 137



中断优先	级控制位	中断优先级
IP0.x	IP1.x	(x=0~5)
0	0	等级 0 (最低)
0	1	等级 1
1	0	等级 2
1	1	等级 3(最高)

中断优先级分组列表:

位配置	优先级分组						
IP1.0 IP0.0	外部中断 0	串口1中断	ADC 中断				
IP1.1 IP0.1	TINER0 中断	-	外部中断 2				
IP1.2 IP0.2	外部中断 1	-	外部中断 3				
IP1.3 IP0.3	TINER1 中断	-	外部中断 4				
IP1.4 IP0.4	串口0中断	-	外部中断 5				
IP1.5 IP0.5	TINER2 中断	-	外部中断 6				

16.5 中断服务

中断标志位在每个系统时钟周期都会被采样。在同一个周期内,被采样到的中断和优先级都会被解决。如果满足特定的条件硬件将执行内部产生的LCALL指令,目标地址是中断向量地址。能产生LCALL条件如下:

- 1,没有相同或更高优先级中断服务程序在执行。
- 2, 当前查询中断标志周期正好是当前执行指令的最后一个周期。
- 3, 当前指令不是写任何中断使能位或优先级位且也不能是中断返回指令 RETI。

如果以上任何一个条件不满足,就不能产生 LCALL 指令。在每一个指令周期都会重新检测中断标志。当某个中断标志位被置起,但没有满足上述条件都不会被响应,即使后面满足上述条件,没有立即执行的中断仍然不会执行 LCALL 指令。这个中断标志生效,但没有进入中断服务程序,下一个指令周期需要重新检测中断标志。

处理器响应一个有效的中断,通过执行一个 LCALL 指令将程序转移到中断入口地址。对应的中断标志根据不同的中断源在执行中断服务程序时,可能被硬件清除,也可能不被清除。硬件



LCALL 与软件 LCALL 指令相同,执行 LCALL 指令,保存程序计数器 PC 内容到堆栈,但不保存程序状态字 PSW,PC 指针重新装载产生中断的中断向量 地址,从向量地址继续执行程序直到执行 RETI 指令。在执行 RETI 指令时,处理器弹出堆栈,将栈顶内容加载到 程序计数器 PC。用户必须注意堆栈的状态,如果堆栈的内容被修改,处理器不会被通知,将会从堆栈加载的地 址继续执行。注,RET 指令与 RETI 指令表现相同,但它不会通知中断控制器中断服务已经完成,致使控制器认 为中断服务仍在进行。使中断不可能再产生。

17 串口控制器(UART)

CV5003 包含两个具备增强功能的全双工串口。而串行缓存器由两个独立的寄存器组成,一个发送缓存器,一个接收缓存器。

向特殊功能寄存器 SOBUF 或 SIBUF 写入数据,即可将该数据设置在串行缓冲器中并开始传输。从 SOBUF 或 S1BUF 中读取数据,需要从串行接收缓存器中读取。串行端口可以同时发送和接收数据。它还可以在接收时缓冲 1 个字节,这样可以防止在 CPU 传输第二个字节完成之前丢失了接收数据。

17.1 串行接口 0

串口接口 0 有 4 种工作模式:

1) 模式 0

引脚 RXD0 作为输入和输出。TXD0 输出移位时钟。8 位被传输以 LSB 为先。波特率固定为晶体频率的 1/12。接收被初始化为在模式 0 中,通过设置 S0CON 中的标志来初始化: RI0=0,REN0=1。在其他模式下,当 REN0=1 时,起始位开始接收串行数据。

2) 模式 1

引脚 RXD0 作为输入,TXD0 作为串行输出。不使用外部移位时钟。传输 10 位:一个起始位(总是 0),8 个数据位(LSB 优先),和一个停止位(总是 1)。在接收时,起始位使传输同步,8 个数据位可通过读取 S0BUF,而停止位设置特殊功能寄存器 S0CON 中的标志 RB80。在模式 1 中,可以使用波特率发生器或定时器 T1 可以用来指定波特率。

3) 模式 2

该模式与模式1相似,但有两点不同。

波特率固定在振荡器频率的 1/32 或 1/64, 传输或接收 11 个比特:一个起始位(0), 8 个数据位(LSB 优先),一个可编程的第 9 位,和一个停止位(1)。第 9 位可以用来控制串行接口的奇偶校验:在传输时,S0CON中的 TB80 位被输出为第 9 位,而在接收时,第 9 位会影响到特殊功能寄存器 S0CON中的 RB80。



4) 模式3

模式 2 和模式 3 的唯一区别是, 在模式 3 中, 波特率发生器或定时器 1 都可以被用来指定波特率。

串行口0的相关寄存器如下表所示:

S0CON (98H) 串口 0,控制寄存器

寄存器	地址		位符号	读/写	设置功能或作用	位复位值
					模式设置 00:模式 0,RXD0 作为输入和输出,TXD0 输出时钟,8BITS 数据先发低位。波特率是固定的 1/12 系统时钟。该模式下接收初始化标志位设置为 S0CON 寄存器 RI0=0,REN0=1。其它模式 REN0=1 开始接收数据。	
		7:6	SM	读/写	01:模式 1,RXD0 作为接收,TXD0 作为发送。 10BITS 数发送或接收,1BIT 起始位,8BITS 数据 采用 LSB,1BIT 停止位,可以使用内部波特率发 生器或定时器 1 来指定波特。	0
S0_CON	0X98				10:模式 2,类似模式 1,波特率是固定的 1/32 或 1/64 的系统时钟。11BITS 数发送或接收,1BIT 起始位,8BITS 数采用 LSB,1BIT 可编程位,1BIT 停止位,1BIT 的可编程位可以作为校验位。 11:模式 3,模式 2 和模式 3 的唯一区别是,在模式 3 中,可以使用内部波特率发生器或定时器	
		5	SM20	读/写	1 来指定波特。 为 1 启用串口 0 多处理器通信功能	0
		4	REN0	读/写	为 1 使能串口 0 的接收功能,软件清 0 禁止接收	0
		3	TB80	读/写	模式 2 和 3 中的第 9 个传输数据位。由 CPU 置位或清零,具体取决于它执行的功能(校验位检测,多处理器通信功能等)	0
		2 RB80		读/写	在模式 2 和 3 中,它是接收到的第 9 个数据位。 在模式 1 中,如果 SM20 为 0,则 RB80 为停止位。 在模式 0 中,不使用该位。软件清零	0
		1	TIO	读/写	串口 0 发送中断标志,传输完成后由硬件置位。由 软件清零。	0
		0	RI0	读/写	串口 0 接收中断标志,接收完成后由硬件置位。由 软件清零	0



S0BUF (99H) 串口 0,数据缓存

位号	7	6	5	4	3	2	1	0			
位符号		S0_BUF[7:0]									
读/写		读/写									
初始值		0x00									

SORELH(BAh) 串口 0,重新加载寄存器,高字节 8 位

位号	7	6	5	4	3	2	1	0			
位符号		S0_RELH[7:0]									
读/写		读/写									
初始值				0x	03						

SORELL(AAh) 串口 0,重新加载寄存器,低字节 8 位

位号	7	6	5	4	3	2	1	0			
位符号		S0_RELL[7:0]									
读/写		读/写									
初始值		0xD9									

17.2 串行接口 1

串行接口1共有两个工作模式,由 SM 位(S1 CON.7)配置.

A. 模式 A

这种模式类似于串行接口 0 的模式 2 和 3,传输或接收 11 位:一个起始位 (0),8 个数据位 (LSB 优先),一个可编程的第 9 位和一个停止位 (1)。第 9 位可以用来控制串行接口的奇偶校验:在传输时,S1CON 中的 TB81 位被输出第 9 位,而在接收时,第 9 位影响到特殊功能寄存器 S1CON 中的 RB81。模式 3 和模式 A 之间的唯一区别是,在模式 A 中,只有内部的波特率发生器可以被用来控制波特率。

B. 模式 B

该模式与串行接口 0 的模式 1 相似。 引脚 RXD1 作为输入,而 TXD1 作为串行输出。不使用外部移位时钟,传输 10 个比特:一个起始位(始终为 0),8 个数据位(LSB 优先),和一个停止位(始终为 1)。在接收时,起始位同步传输,8 个数据位可通过读取 S1BUF 获得,停止位设置特殊功能中的标志 RB81。特殊功能寄存器 S1CON 中的标志 RB81。在模式 1 中,内部波特率发生器被用来指定波特率。

劲芯微电子



串行口1的相关寄存器如下表所示:

S1CON(9BH) 串口 1,控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	SM	R/W	模式设置 0:模式 A,类似串口 0 的模式 2 和 3。11BITS 数 发送或接收,1BIT 起始位,8BITS 数采用 LSB,1BIT 可编程位,1BIT 停止位,1BIT 的可编程位可以作为校验位。模式 A 只能使用内部波特率发生器。 1:模式 B,类似串口 0 的模式 1。10BITS 数发送或接收,1BIT 起始位,8BITS 数据采用 LSB,1BIT 停止位,波特率采用内部波特率发生器。	0
		6	RSV	R	保留	0
S1_CON	0X9B	5	SM21	R/W	为 1 启用串口 1 多处理器通信功能	0
		4	REN1	R/W	为1使能串口1的接收功能,软件清0禁止接收	0
		3	TB81	R/W	模式 A 中的第 9 个传输数据位。由 CPU 置位或清零,具体取决于它执行的功能(校验位检测,多处理器通信功能等)	0
		2	RB81	R/W	在模式 A 中,它是接收到的第 9 个数据位。 在模式 B 中,如果 SM21 为 0,则 RB81 为停止位。 软件清零	0
		1	TI1	R/W	串口1发送中断标志,传输完成后由硬件置位。由 软件清零。	0
		0	RI1	R/W	串口 1 接收中断标志,接收完成后由硬件置位。由 软件清零	0

S1BUF(9CH) 串口1,数据缓存

,	位号	7	6	5	4	3	2	1	0					
位	拉符号		S1_BUF[7:0]											
ì	读/写		读/写											
衫	刀始值	0x00												

S1RELH(BBh) 串口 1,重新加载寄存器,高字节 8 位

位号	7	6	5	4	3	2	1	0				
位符号	S1_RELH[7:0]											
读/写		读/写										
初始值	0x03											

S1RELL(9Dh) 串口 1,重新加载寄存器,低字节 8 位

位号	7	6	5	4	3	2	1	0					
位符号		S1_RELL[7:0]											
读/写		读/写											
初始值	0x00												



17.3 串行接口 0 和 1 的多处理器通信

串行接口 0 的模式 2 和 3 或串行接口 1 的模式 A 中接收 9 位的功能,可用于多处理器通信。 在这种情况下,从机将 S0CON 中的 SM20 位或 S1CON 中的 SM21 位设置为 1。

当主机输出从机的地址时,它将第9位设置为1,在所有的从机中引起一个串行端口接收中断。从机的接收中断。从机将收到的字节与它们的网络地址进行比较。如果有匹配,有地址的从机将清除 SM20 或 SM21,并接收其余信息。而其他从机将不影响 SM20 或 SM21 位,并忽略此消息。在对从机寻址后,主机将输出信息的其余部分,其中第9位设置为0,因此在未选择的从机中不会产生串行口接收中断。

17.4 波特率发生器示例

A. 串口 0 模式 1 和 3

波特率 =
$$\frac{2^{\text{smod}} \text{ x Fclk}}{32 \text{ x } 12 \text{ x } (256 - \text{TH1})}$$

B. 串口 0 模式 0 和 2

波特率 =
$$\frac{2^{\text{smod}} \text{ x Fclk}}{64 \text{ x } (2^{10} - \text{S0REL})}$$

注: SORLE 为 10 位数据,

即 SORLE[9:0] 的高位为 SOLERLH[1:0], 低位为 SORELL[7:0]

A. 串口1

波特率 =
$$\frac{\text{Fclk}}{32 \times (2^{10} - \text{S1REL})}$$

注: S1RLE 为 10 位数据,

即 S1RLE[9:0] 的高位为 S1LERLH[1:0], 低位为 S1RELL[7:0]



17.5 串口 0/1 配置过程

UARTO 配置过程:

- 1,将 P06 和 P07 复用成 TXD 和 RXD.
- 2,在 SOCON 寄存器中配置波特率模式并打开接收使能。
- 3,在 TMOD 寄存器中配置 TIM1 定时器为 8 位自动重装载模式。
- 4,将 TL1 和 TH1 配置成计算好的重装载值。
- 5, 看实际需求是否把波特率翻倍,若需要,可将 PCON 寄存器中的 TMOD 位置 1;
- 6, 使能 uart0 中断。 IEN0=0X10;
- 8, 启动 TIM1 定时器,uart0 开始工作。 TCON=0X40

UARTO 收发:

收发都是读取 S0_BUF 这个寄存器,可读取发送中断和接收中断标志位来判断是否发送和接受完成。

UART1 配置过程:

注:UART1 的管脚 P02 和 P16 是仿真烧录管脚,若复用 P02 和 P16 为 UART1,则 CV5003 在启用 UART1 外设的期间都会丧失仿真功能,只能使用烧录器来给芯片下载程序。特别注意的是仿真器和烧录器不是一样东西。

- 1, 先延时大于 50ms(此步骤必不可少)。
- 2,将 RSTFLG 寄存器的 DEBUG MODE 位置 0。
- 3,将 P02 和 P016 配置成 TXD1 和 RXD1 模式。
- 4,在S1 CON 中使能串口接收和选择 MODEA 和 MODEB 模式。
- 5,在S1 RELH和S1 RELL中配置波特率。
- 6,在 IEN2 寄存器中打开 UART1 的串口中断。IEN2=0X01;
- 7, 打开总中断。IEN0=0X80;

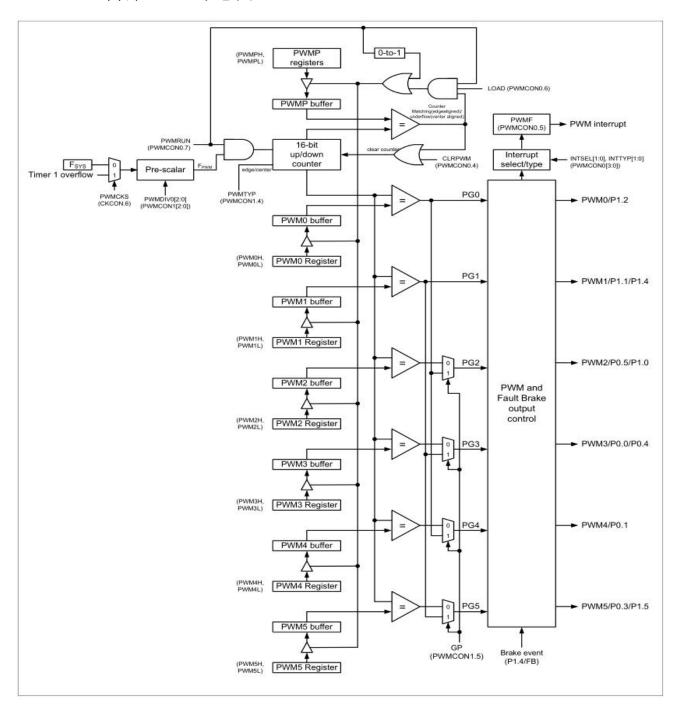
UART1 收发;

收发都是读取 S1_BUF 这个寄存器,可读取发送中断和接收中断标志位来判断是否发送和接受完成。



18 脉冲带宽调制 PWM

CV5003 内部 PWM 示意图:



PWM (脉冲宽度调制) 信号在控制方案中应用非常广泛。可用于电机驱动、风扇控制、背光调节、LED 光源调光或通过低通滤波器电路模拟一个简单的数模转换模块的输出。包含三对(6个PWM通道)16位精度、可调周期和占空比的PWM输出,非常适合用于电机控制。该模块架构

劲芯微电子 第 82 页 共 137 V4.0



适用于驱动单相或三相无刷直流电机(BLDC),或三相交流感应电机。每个信道PWM输出可配置为独立输出模式、互补模式或同步模式。当设定为互补模式时,通过插入可配置的死区时间,保护MOS管同时导通。PWM波形可配置边沿对齐或中心对齐来选择中断响应位置。

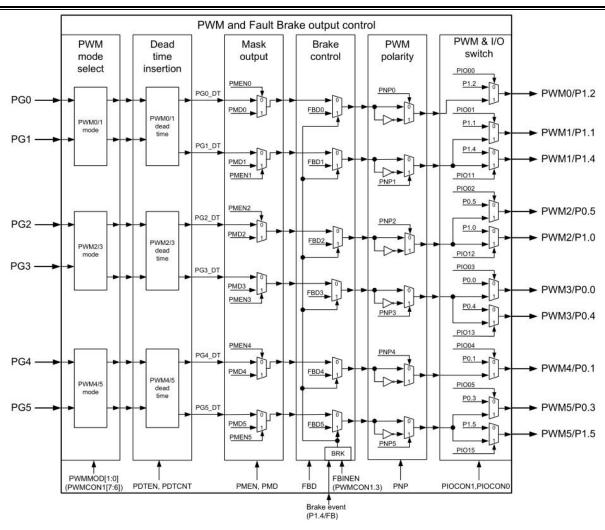
18.1 脉冲宽度调制发生器

脉冲宽度调制发生器时钟由系统时钟或定时器1计数溢出产生,可通过PWM时钟预分频调整 1/1~1/128除频。PWM周期由16位周期寄存器 {PWMPH, PWMPL} 组合预先设置。所有PWM 通道共享同一个16位周期计数器,周期是相同的。每个PWM通道都有独立占空比寄存器分别为 {PWM0H, PWM0L}、{PWM1H, PWM1L}、{PWM2H, PWM2L}、{PWM3H, PWM3L}、{PWM4H, PWM4L}及 {PWM5H, PWM5L}。有6个占空比寄存器,6个通道都能产生独立占空比的PWM信号,PWM信号的周期和占空比可通过16位计数器跟周期和占空比寄存器比较产生。

为了更好适用于三相电机控制,通过设置GP (PWMCON1.5)位来使用组群模式,{PWM0H, PWM0L} 和{PWM1H, PWM1L}占空比寄存器决定PWM输出的占空比。在三相电机控制应用中,另二对PWM输出产生完全相同的占空比信号,一旦组群模式启用{PWM2H, PWM2L}、{PWM3H, PWM3L}、 {PWM4H, PWM4L} and{PWM5H, PWM5L} 寄存器失效。意味着寄存器{PWM2H, PWM2L} 和 {PWM4H, PWM4L}与{PWM0H, PWM0L}相同,{PWM3H, PWM3L} 和 {PWM5H, PWM5L}与{PWM1H, PWM1L}相同。

注: 启用PWM输出,芯片不会自动配置管脚为"输出模式",用户需要通过软件配置。





脉冲宽度调制计数器产生六个PWM信号,称为PG0、PG1、PG2、PG3、PG4及PG5。这些信号通过PWM及故障刹车输出控制电路,输出至I/O管脚。输出控制电路决定输出PWM信号的模式、死区时间、输出掩码、故障刹车以及PWM的极性。最后一个特性是PWM输出或I/O功能的多功能复用。用户可以设置PIOn位使相应管脚用于PWM输出。同样,可用于通用I/O功能。

请按照如下初始化步骤来产生PWM信号。第一步,设定CLRPWM (PWMCON0.4)位,清零计数器以确保16位向上计数器计数正确。然后设定 {PWMPH, PWMPL} 及所有 {PWMnH, PWMnL} 寄存器。对 PWMRUN(PWMCON0.7) 置1,开始16位向上计数器计数。 PWM信号开始产生,对应管脚输出PWM信号。所有的周期及占空比寄存器,具有硬件双缓存设计,因此 {PWMPH, PWMPL} 及 {PWMnH, PWMnL} 寄存器可随时被改写,但不会立即更新 PWM周期和占空比,直到寄存器 LOAD (PWMCON0.6) 置1后和当前周期完成。用于防止产生



非完整周期或占空比的PWM波形。

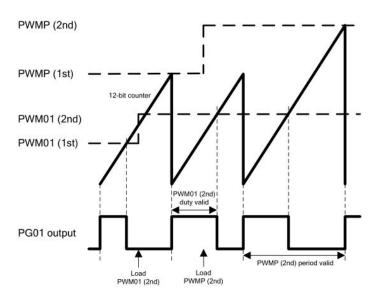
设置 LOAD 更新 PWM 周期及占空比寄存器值,通过监视 LOAD 位硬件自动清零确保完成,任何当 LOAD 还在保持1的时候,对周期或占空比寄存器内容的更改,可能引发无法预测的结果。

18.2 PWM类型

PWM 发生器包含两种类型,边沿对齐或中心对齐,设置 PWMTYP (PWMCON1.4) 位决定。

18.2.1 边沿对齐模式

边沿对齐模式,16 位计数器设定为单周期模式,从0000H 向上计数,直到与{PWMPH,PWMPL}匹配,然后重新从0000H 开始开始向上计数。PWM 信号(PGn 信号在 PWM 和故障 刹车输出控制模块之前)在16位计数器与周期寄存器和占空比寄存器{PWMnH,PWMnL}设置 值匹配时停止PGn 信号,并且设置16位计数器为0000H。PWM 输出波形为左边沿对齐方式。



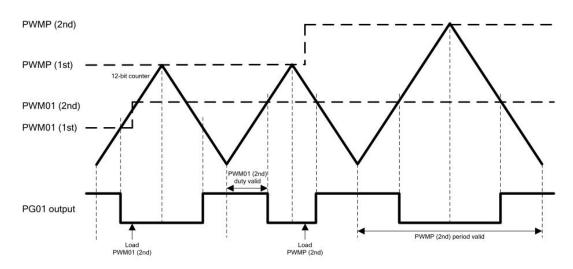
PWM边沿对齐方式输出频率及占空比算式如下:

PWM 频率 =
$$\frac{F_{PWM}}{\{PWMPH,PWMPL\}+1}$$
 (F_{PWM} 为时钟源除以PWMDIV).



18.2.2 中心对齐模式

中心对齐模式,16 位计数器采用双周期模式,从 0000H 开始向上计数至{PWMPH, PWMPL}, 然后由{PWMPH,PWMPL}向下计数至 0000H。PGn 信号在 16 位计数器向上计数,与周期寄存 器和占空比寄存器{PWMnH,PWMnL}设置值匹配,然后 16 位计数器向下计数,与周期寄存器和 占空比寄存器{PWMnH, PWMnL}设置值匹配,计数至0000H时停止PGn信号。中心对齐型PWM 用于产生非重叠波形。



中心对齐模式输出频率及占空比算式如下:

PWM 頻率 =
$$\frac{F_{PWM}}{2 \times \{PWMPH, PWMPL\}}$$
 (F_{PWM} 为时钟源除以PWMDIV).

PWM 占空比高电平 = {PWMnH,PWMnL} {PWMPH,PWMPL}

18.3 工作模式

PGn 信号通过 PWM 和故障刹车输出控制电路后, PWM 模式选择电路将产生不同类型的 PWM 输出模式,总共6个通道、三组,分别是PG0~PG5。支持独立输出模式,互补模式及同 步模式。

18.3.1 独立输出模式

当 PWMMOD[1:0] (PWMCON1[7:6]) 设定为 [0:0], PWM 为独立输出模式。该模式为默认 输出模式。 PG0, PG1, PG2, PG3, PG4 及 PG5 独立输出 PWM 信号。

18.3.2 带死区插入的互补模式

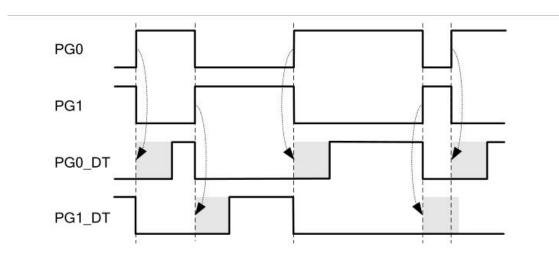
当 PWMMOD[1:0] = [0:1],设定为互补模式。在该模式中 PG0/2/4 输出信号与独立模 式下输出信号相同,但 PG1/3/5 输出与 PG0/2/4 输出的信号互补。同时忽略 PG1/3/5 占空比寄

劲芯微电子 第 86 页 共 137 V4.0



存器{PWMnH, PWMnL} (n:1/3/5)。该模式可使 PG0/PG1 形成一对互补的 PWM 输出。同样 PG2/PG3, PG4/PG5 也可以用于互补输出。在实际的电机应用中,互补模式 PWM 输出需要插入"死区时间"用来防止损坏电源开关器件, 像用于控制半桥连续开关的 GPIBS,用来控制不能同时开关的电源器件。每组 PWM 共享一个 9 位"死区时间"计数器 PDTCNT,用于产生在同组中两通道之间关闭时间,对同组两个 PWM 信号中插入"关闭时间",同样,在 PDTCNT 定时器溢出,电平从 0 到 1 转换的边沿会加入一段延迟。下图:互补模式 PG0/PG1 组插入 "死区时间"的时序图,PG2/PG3 组和 PG4/PG5 组也是同样的"死区时间"时序图。每组是否加入"死区时间"都可以通过 PDTEN[3:0]寄存器来配置。死区时间公式为: PWM 死区时间=(PDTCNT+1)/Fsys

注: PDTCNT 及 PDTEN 寄存器都有时控保护 (TA)。仅当 PWM 配置为互补模式,"死区时间"控制才有效。



18.3.3 同步模式

当 PWMMOD[1:0] = [1:0], PWM 选择同步模式 。在该模式下 PG0/2/4 信号输出与独立输出模式相同。PG1/3/5 信号与 PG02/4 信号也完全相同。



18.4 PWM 控制寄存器

◆ PWMCON0(F9h) PWM 控制寄存器 0

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	PWMRUN	读/写	PWM 运行使能位 0 = PWM 模块空闲 1 = PWM 开始运行	0
PWMCON0	0xF9	6	LOAD	读/写	PWM 载入新周期及占空比 如果一个新的周期和占空比需要更新,置 1 这位导入周期和和占空比寄存器所设新值。当前一个 PWM 周期输出结束,载入动作才会开始。更改的周期及占空比值将在下一个周期展现。当载入动作结束,硬件自动将 LOAD 位清 0。这一特性会使得 LOAD 位写入及读出值可能不一致,意义也不相同。写: 0 = 不动作 1 = 当前一个 PWM 周期输出结束,载入动作才会开始读: 0 = 导入新周期和占空比已经完成 1 = 导入新周期和占空比仍然没完成	0
		5	PWMF	读/写	PWM 标志位周期完成置位,响应条件根据 INTSEL[2:0]和 INTTYP[1:0] (PWMINTC[2:0]和[5:4])设置。通过软件写 1 清除	0
		4	CLRPWM	读/写	清除 PWM 计数器 该位置 1,会直接清 PWM 16 位计数器至 0000H。当清除计数器动作完成,硬件会自 动将该位清 0。这特性会使得 CLRPWM 位 写入和读出值不一致,意义也不相同。写: 0 = 无动作 1 = 清 PWM 16 位计数器 读: 0 = PWM 16 位计数器已清零 1 = PWM 16 位计数器内还有数值,未清零	0
		3:0	RSV	读	RSV	0



◆ PWMCON1(FAh) PWM 控制寄存器 1

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:6	PWMMOD	读/写	PWM 模式选择 00 = 独立输出模式 01 = 互补模式 10 = 同步模式 11 = 保留位	0
		5	GP	读/写	群组模式使能位 该位使能 PWM 群组模式。一旦使能,三对 PWM 的占空比由 PWM01H 和 PWM01L 决定,原本配置的数据失效。 0=群组模式禁用 1= 群组模式使能	0
		0xFA 3	PWMTYP	读/写	PWM 类型选择 0 = 边沿对齐型 PWM 1 = 中心对齐型 PWM	0
PWMCON1	0xFA		FBINEN	读/写	FB 管脚输入使能位 0 = 禁止 1 =通过 FB 管脚输入使能 PWM 故障刹车功能。 一旦在 FB 管脚输入的边沿信号与 FBINLS (FBD.6)选择位相同。 PWM0~5 输出 FBD 寄存器所设置的信号电平, PWMRUN (PWMCON0.7) 位硬件清除。当 PWMRUN信号重置 1,PWM 信号重新输出。 FB 清中断时关闭 FBINEN,当重置 PWMRUN 后再打开。	0
			2:0	PWMDIV	读/写	PWM 时钟除频 该寄存器段用于配置 PWM 时钟频率预分 频。 000 = 1/1 001 = 1/2 010 = 1/4 011 = 1/8 100 = 1/16 101 = 1/32 110 = 1/64 111 = 1/128



◆ PCKCON(FBh) PWM 时钟控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	RSV	读	RSV	0
					PWM 时钟源选择	
		6	PWMCKS	读/写	0 = PWM 时钟源为系统时钟 FSYS	0
					1 = PWM 时钟源为定时器 1	
		5	RSV	读	RSV	0
PCKCON	0XFB	4	RSV	读	-	0
		3	RSV	读	-	0
		2	RSV	读	RSV	0
		1	CLOEN	读/写	使能输出系统时钟 CLO 模式,SYS_CLK 至	0
		ı	CLUEN	以/习	P10	U
		0	RSV	读	RSV	0

◆ PDTEN(D9h) PWM 死区时间使能寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:5	RSV	读	RSV	0
		4	PDTCNT.8	, ,	PWM "死区时间"计数器位 8	0
		•	1 210111.0		详见 PDTCNT 寄存器.	
		3	RSV	读	RSV	0
					PWM4/5 组死区时间使能位	
					仅当 PWM4/5 配置为互补模式, 死区功能才会	
		2	PDT45EN	读/写	生效。	0
					0 = GP4/GP5 信号无延时	
					1 = 在 GP4/GP5 信号上升沿加入死区时间延时	
PDTEN	0xD9	1	PDT23EN		PWM2/3 组死区时间使能位	
				读/写	仅当 PWM2/3 配置为互补模式, 死区功能才会	
					生效。	0
					0 = GP2/GP3 信号无延时	
					1 = 在 GP2/GP3 信号上升沿加入死区时间延时	
					PWM0/1 组死区时间使能位	
					仅当 PWM0/1 配置为互补模式, 死区功能才会	
		0	PDT01EN	读/写	生效。	0
					0 = GP0/GP1 信号无延时	
					1 = 在 GP0/GP1 信号上升沿加入死区时间延时	



◆ PDTCNT(DAh) PWM 死区时间计数寄存器,低字节8位

位号	7	6	5	4	3	2	1	0			
位符号		PDTCNT[7:0]									
读/写				读	写						
初始值	0x00										

PDTCNT 寄存器与 PDTEN.4 组成 9 位 PWM 死区时间计数器 PDTCNT。该计数器仅当 PWM 设定为互补模式,且有效死区使能位已设置时有效。

死区时间公式:

PWM 死区时间=(PDTCNT+1)/Fsys

注: 在 PWM 运行过程中,请勿更改 PDTCNT 的值

◆ PWM 周期及占空比寄存器

寄存器名称	地址	位号数	读/写	设置功能或作用	复位值
PWMPH	0xFD	7:0	读/写	PWM 周期高八位	0
PWMPL	0xFC	7:0	读/写	PWM 周期低八位	0
PWM0H	0xFF	7:0	读/写	PWM0 占空比高八位	0
PWM0L	0xFE	7:0	读/写	PWM0 占空比低八位	0
PWM1H	0xF2	7:0	读/写	PWM1 占空比高八位	0
PWM1L	0xF1	7:0	读/写	PWM1 占空比低八位	0
PWM2H	0xF4	7:0	读/写	PWM2 占空比高八位	0
PWM2L	0xF3	7:0	读/写	PWM2 占空比低八位	0
PWM3H	0xF6	7:0	读/写	PWM3 占空比高八位	0
PWM3L	0xF5	7:0	读/写	PWM3 占空比低八位	0
PWM4H	0xEF	7:0	读/写	PWM4 占空比高八位	0
PWM4L	0xEE	7:0	读/写	PWM4 占空比低八位	0
PWM5H	0xE5	7:0	读/写	PWM5 占空比高八位	0
PWM5L	0xE4	7:0	读/写	PWM5 占空比低八位	0



18.5 输出掩码控制

通过软件设置 PWM 的掩码寄存器可以屏蔽每个通道的 PWM 信号,PWM 掩码输出功能广泛应用于电子换向电机如直流无刷电机 BLDC。PMEN 寄存器包含 6 位掩码使能位,每个掩码使能位掩码使能各自的 PWM 通道。PMEN 的默认值为 00H,即所有 PWM 通道输出都不掩码。注:掩码电位按照 PMD 设定值决定,并不受 PNP 寄存器影响。

其相关寄存器如下:

◆ PMEN(DBh) PWMx 输出掩码使能位

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:6	RSV	读	RSV	0
		5	PMEN5	读/写		0
	0xDB	4	PMEN4	读/写	- PWMx 输出掩码使能位 (x = 0~5) - 0 = PWMx 信号输出 - 1 = PWMx 根据 PWMx 设定的电位值掩码	0
PMEN		3	PMEN3	读/写		0
		2	PMEN2	读/写		0
		1	PMEN1	读/写		0
		0	PMEN0	读/写		0

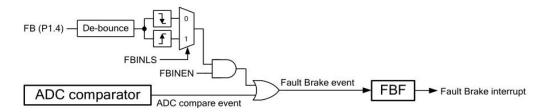
◆ PMD(DCh) PWMx 掩码数据寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:6	RSV	读	RSV	0
	0xDC	5	PMD5	读/写	PWMx 掩码数据寄存器 (x = 0~5) PWMx 信号输出掩码寄存器设置的电平, 当其相应 的 PMENx 位设置时。 0 = PWMx 掩码,输出低电平 1 = PWMx 掩码,输出高电平	0
		4	PMD4	读/写		0
PMD		3	PMD3	读/写		0
		2	PMD2	读/写		0
		1	PMD1	读/写		0
		0	PMD0	读/写		0



18.6 故障刹车

故障刹车功能应用在增强型 PWM 电路中,配置为输入故障侦测,保护电机系统防止损坏。当 FBINEN(PWMCON1.3)置 1,故障刹车输入脚(FB) 生效。当故障发生,PWM 相对应的管脚的 FBD 值会被更改,PWMRUN (PWMCON0.7)位自动被硬件清除,PWM 输出停止,PWM 16位计数器复位清 0,标志位 FBF 通过硬件置 1,如果中断使能了将会产生故障刹车中断。即便软件清除 FBF 值,FBD 数据内容仍然保持不变。用户需要重新设置 PWMRUN 的值来重新启动输出 PWM 信号。此时,故障刹车状态才会被释放,PWM 按设定值正常输出。故障刹车具有极性选择位 FBINLS (FBD.6)。注意,FB 管脚内部有固定的 8/F SYS 响应过滤结构,FB 脚信号发生需要超过 8 个系统时钟故障刹车才会响应,以避免管脚干扰信号引发误操作。另一个触发故障刹车的方式是 ADC 比较事件,与 FB 脚输入效果相同。



其相关寄存器如下:

FBD (DDh) FB 故障刹车寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	FBF	R/W	故障刹车标志位 当 FBINEN 设置为 1, FB 管脚上侦测到符合 FBINLS (FBD.6)设定的边沿信号后,该位置 1。该 位需要通过软件写 1 清 0。当 FBF 清 0 后,故障刹 车仍然不会释放 PWM 输出,需要重新输出,通过 设置 PWMRUN (PWMCON0.0)为 1,重新启动 PWM 输出。	0
FBD	FBD 0xDD	6	FBINLS	R/W	FB 管脚输入选择 0 = 下降沿 1 = 上升沿	0
		5	FBD5	R/W		0
		4	FBD4	R/W	PWMx 故障刹车数据 (x = 0~5)	0
		3	FBD3	R/W	0 = 当故障发生时 PWMx 信号输出为 0	0
	2	2	FBD2	R/W	1 = 当故障发生时 PWMx 信号输出为 1	0
		1	FBD1	R/W	I - 当以降次生的「WINIX 信与制造力」	0
		0	FBD0	R/W		0



18.7 极性控制

每路 PWM 带有独立的极性控制位 PNP0~PNP5。默认正逻辑为高电平有效,即 PWM 输出高电平电源切换开,低电平电源切换关。用户可通过设置 PNP 位来改变 PWM 输出极性,产生相反的信号。

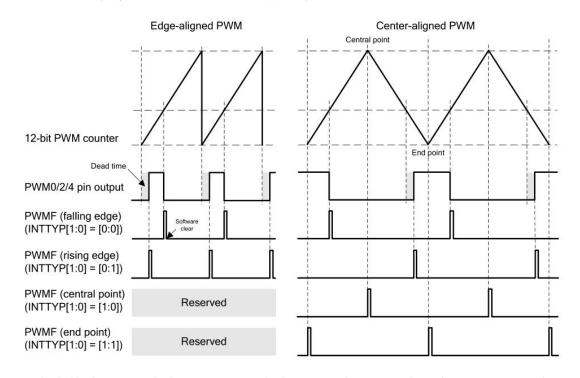
其相关寄存器如下:

PNP(DEh) PWMx 负极性输出使能

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:6	RSV	读	RSV	0
		5	PNP5	读/写		0
		4	PNP4	读/写	PWMx 负极性输出使能 (x = 0~5)	0
PNP	0xDE	3	PNP3	读/写	0 = PWMx 输出按照设定值输出到 PWMn 管脚	0
		2	PNP2	读/写	1 = PWMx 输出按照设定值取反输出到 PWMn 管	0
		1	PNP1	读/写	脚	0
		0	PNP0	读/写		0

18.8 PWM 中断

PWM 模块带有标志位 PWMF (PWMCON0.5) 用来标志当前 PWM 周期完成状态。响应条件根据 INTSEL[2:0]和 INTTYP[1:0] (PWMINTC[2:0]和[5:4])设置。注:中心点触发或终点触发中断仅适用于中心对齐模式。PWMF 通过软件清零。





刹车管脚输入事件或是 ADC 比较事件发生,FBF(FBD.7)都会通过硬件置 1,如果故障刹车中断 EFB (EIE.5)使能位使能了,将产生故障刹车中断,FBF 需通过软件清 0。

其相关寄存器如下:

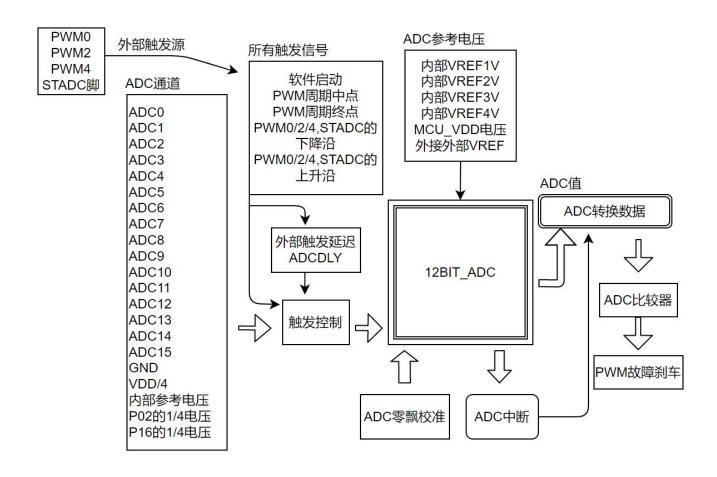
PWMINTC(F7h) PWM 中断使能控制

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	PWMINTEN	读/写	PWM 中断使能	0
		6	FBFINTEN	读/写	FBF 中断使能	0
		5	INTTYP1	读/写	PWM 中断类型选择	0
		4	INTTYP0	读/写	00 = PWM0/1/2/3/4/5 管脚下降沿 01 = PWM0/1/2/3/4/5 管脚上升沿 10 = 每个 PWM 周期的中点 11 = 每个 PWM 周期的终点 注:中心点中断方式或终点中断仅适用于 PWM 中心对齐模式。	0
PWMINTC	0xF7	3	RSV	读	RSV	0
		2	INTSEL2	读/写	PWM 中断通道选择	0
		1	INTSEL1	读/写	该位段用以选择中断响应所对应的 PWM	0
		0	INTSEL0	读/写	通道的中断。 000 = PWM0 001 = PWM1 010 = PWM2 011 = PWM3 100 = PWM4 101 = PWM5 其他 = PWM0	0



19 12 位模数转换 ADC (12bit Analog to digital converter)

19.1 外部触发 ADC (Analog to digital converter External triggering)

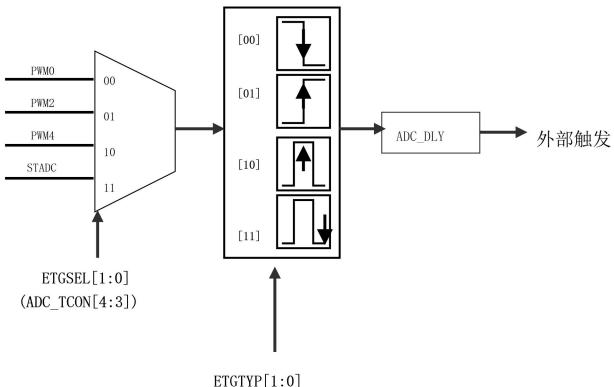


劲芯微电子 第 96 页 共 137 V4.0



除了通过软件启动 AD 转换外,提供硬件触发方式启动 AD 转换,由独立的 12 位 ADC 比较值寄存器 ADCCMP。一旦 ADCEX 置 1,选择 PWM 通道的边沿或周期,STADC 管脚边沿自动触发启动 AD 转换(由硬件设置自动 ADS 信号)。通过 STADCPX 可以灵活配置 STADC 的输入管脚,通过 ETGSEL 和 ETGTYP 设置来选择触发源和触发类型。同时,还可以在外部触发信号与启动 AD 转换之间插入触发延时(9 位触发延时计数器 ADCDLY)。该功能将非常适用于高精度电机控制或 BUCK-BOOST 电路控制。

注意,在 AD 模块转换过程中(ADCS =1),任何软件或硬件触发信号都是无效的.



(ADC_TCON[6:5)]

相关寄存器如下:



CV5003

ADC_CTC(E	3Ch)	ADC	触发控制寄存	器 An	alog to digital Converter Trigger C	ontrol
寄存器	地址	位号	位符号	读/ 写	设置功能或作用	位复位值
		7	STADCPX	读/ 写	外部触发 ADC 管脚选择 0 = 分配 STADC 至 P0.4 1 = 分配 STADC 至 P1.3	0
ADC_CTC		6:5	ETGTYP[1:0]	读/ 写	外部触发信号类型选择 当 ADCEX 置 1,该位决定响应外部触发的类型。 00 = PWM0/2/4 或 STADC 脚的下降沿 01 = PWM0/2/4 或 STADC 脚的上升沿 10 = 一个 PWM 周期的中点 11 = 一个 PWM 周期的终点 注 PWM 周期中点或终点触发仅适用于中心对齐模式的 PWM 输出。	0
		4:3	ETGSEL[1:0]	读/ 写	外部触发源选择 00 = PWM0 01 = PWM2 10 = PWM4 11 = STADC 脚.	0
	0XBC	2	ADCEX	读/ 写	ADC 触发启动信号选择位该位决定启动 ADC 的触发条件 0 = 当软件设定 ADS 位,启动 AD 转换 1 = 需要外部触发信号触发才启动。外部触发信号 条件由寄存器 ETGSEL[1:0] 及 ETGTYP[1:0]决定。注,当 ADCS 为 1时(正在转换),外部触发信号不会影响 ADC 直到 ADC 转换结束 ADCS 被硬件清 0。	0
		1	ADFBEN	读/ 写	ADC 比较结果响应故障刹车使能 0 = 禁止 1 = ADC 触发故障刹车功能使能 一旦比较结果 ADCCMPO 为 1,触发故障刹车模块。即符合 PWM 故障 刹 车 输 出 值 后 , 硬 件 将 清 除 PWMRUN(PWMCON0.7) , 并终止 PWM 输出。当 PWMRUN 置 1,PWM 重新输出。	0
		0	ADCCMPOP	读/ 写	ADC 比较器输出极性选择位 0: 若 ADCDAT[11:0] 大 于 或 等 于 ADCCMP[11:0]., ADCCMPO 为 1 1: 若 ADCDAT[11:0] 小 于 ADCCMP[11:0], ADCCMPO 为 1	0

劲芯微电子

第 98 页 共 137



ADC_CTCP(BDh) ADC 触发及控制比较寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
ADC CTCP 0X		7	ADCCMPEN	读/写	ADC 结果比较使能位 0 = ADC 结果比较功能关闭 1 = ADC 结果比较功能打开	0
	0XBD	6 DXBD	ADCCMPO	读	ADC 比较结果输出位 该位输出 ADCMPOP 设定比较输出的结 果。每次 AD 转换结束都会更新输出	0
		5	REV	-	-	0
		4	ADCDLY.8	读/写	ADC 外部触发延时计数器数值 第 8 位详见 ADCDLY 寄存器描述	0
		3:0	ADCCMP[3:0]	读/写	ADC 比较值低位 ADC 比较值低 4 位	0

ADCDLY (BEh) ADC 延迟计数器

位号	7	6	5	4	3	2	1	0		
位符号		ADCDLY[7:0]								
读/写		读/写								
初始值		0x01								

ADCDLY 寄存器与 ADCCON2.0 组成 9 位计数器,用于在外部触发启动 ADC 之前加入一段延迟。延迟计数结束在开始 ADC 转换。

转换公式:

外部延迟时间 = = ADCDLY & TSYS_CLK.

注:该延迟仅当 ADCEX (ADC_CTC.2) 置 1 时有效。如果启用 PWM 输出触发 ADC 功能,在 PWM 运行过程中不得更改 ADCDLY 计数值。



19.2 ADC 比较器转换结果

ADC 提供一组数字比较器,用于比较 AD 12 位转换结果与预先填入寄存器 ADCCMP[11:0]的内容是否一致。ADC 比较器使能位为 ADCCMP_EN(ADC_CTCP.7) 一旦设定,每次 ADC转换结束都会进行比较。ADCCMPO(ADC_CTCP.6)显示根据 ADCCMPOP(ADC_CTC.0)设定的比较结果. 当 ADFBEN(ADC CTC.1)设置后,ADC 比较结果可触发 PWM 故障刹车。

ADCCMP (BFh) ADC 比较值高 8 位字节寄存器

位号	7	6	5	4	3	2	1	0		
位符号		ADCCMP[11:4]								
读/写		读/写								
初始值				0x	01					

注: ADCCMP 寄存器位比较值的高 8 位,与 ADCTCONP[3:0]的低 4 位组成 12 位的 ADC 比较值

19.3 ADC 数模转换控制

集成了 12Bits 的 SAR ADC。该模数转换器共有 16 个外部输入通道(ADC0~ADC15)和 3 个内部特殊通道(内部 GND 、内部 VDD/4、内部参考电压)。ADC 能够灵活的配置参考电压: VDD、外部参考电压输入、内部基准电压。能够配置转换时钟频率和输入信号采样时间,以适应不同的功耗要求和传感器源阻抗要求。

劲芯微电子 第 100 页 共 137 V4.0



19.3.1 输入 IO 配置,可以开关 IO 上的 AD 功能 Analog to digital converter Channel

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		0	ADCCHANL<0>	读/写	ADCCHANL<0>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P00 脚	0
		1	ADCCHANL<1>	读/写	ADCCHANL<1>通用 IO 管脚复用 成 ADC 输入功能使能位,高有效, 控制 P01 脚	0
		2	ADCCHANL<2>	读/写	ADCCHANL<2>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P02 脚	0
ADCCHANL	0XAD	3	ADCCHANL<3>	读/写	ADCCHANL<3>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P03 脚	0
ADGGIANE	UXAD	4	ADCCHANL<4>	读/写	ADCCHANL<4>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P04 脚	0
		5	ADCCHANL<5>	读/写	ADCCHANL<5>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P05 脚	0
		6	ADCCHANL<6>	读/写	ADCCHANL<6>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P06 脚	0
		7	ADCCHANL<7>	读/写	ADCCHANL<7>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P07 脚	0
		0	ADCCHANH<8>	读/写	ADCCHANH<8>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P10 脚	0
		1	ADCCHANH<9>	读/写	ADCCHANH<9>通用 IO 管脚复用成 ADC 输入功能使能位,高有效,控制 P11 脚	0
ADCCHANH	0XAE	2	ADCCHANH<10>	读/写	ADCCHANH<10>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P14 脚	0
ADCCHANN	UXAE	3	ADCCHANH<11>	读/写	ADCCHANH<11>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P15 脚	0
		4	ADCCHANH<12>	读/写	ADCCHANH<12>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P16 脚	0
		5	ADCCHANH<13>	读/写	ADCCHANH<13>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P17 脚	0

劲芯微电子



CV5003

	6	ADCCHANH<14>	读/写	ADCCHANH<14>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P20 脚	0
	7	ADCCHANH<15>	读/写	ADCCHANH<15>通用 IO 管脚复用成 ADC 输入功能使能位,高有效控制 P21 脚	0

19.3.2 配置采样通道和参考电压

ADCCON(A2h) ADC 控制寄存器(Analog to digital converter Control)

寄存器	地址	位号	位符号	读/ 写	设置功能或作用	位 复 位 值
		7	ADRDY	R	ADEN 使能后,等待模拟稳定标志位,高电平有效	0
		6	AINS[4]	R/W	内部外部通道选择。 1:选择内部 0: 选择外部	0
	5:4	VREFSEL[1:0]	R/W	SAR ADC 内部参考电压选择 VREFSEL[1:0] 内部参考电压 00 1V 01 2V 10 3V 11 4V		
ADCCON	0xA2	3:0	AINS[3:0]	R/W	SAR ADC 采样通道选择 AINS[4:0](与 ADCCON[6]合起来) SAR ADC 采样通道 00000	0

劲芯微电子



CV5003

				=
	10	0100	P1.6 口的 1/4 电压	
	其	其它	无效	

19.3.3 配置采样频率和时间以及内部参考电源

ADCTIME(A1h) ADC 时钟时间寄存器(**Analog to digital converter Time**)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
ADCTIME	0xA1	4:2	TSAD[2:0]	R/W	SAR ADC 输入信号采样建立时间 TS 选择: TSAD[2:0] 功能 (T ADCK 为工作时钟 周期) 000 TS = 2*T ADCK 001 (默认) TS = 4*T ADCK 010 TS = 6*T ADCK 011 TS = 8*T ADCK 100 TS = 10*T ADCK 101 TS = 12*T ADCK 111 TS = 16*T ADCK	001
		1:0	ADCKSEL[1:0]	R/W	SAR ADC 工作时钟频率选择 ADCKSEL[1:0] 分频系数 01 FADCK =CPUCLK/4, 如 16M/4 10 FADCK =CPUCLK/16, 如 16M/16 11 FADCK =CPUCLK/64, 如 16M/64	0



ADCBIT(B5h) ADC 控制使能位寄存器(Analog to digital converter Control bits)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	ADEN	读/写	ADC 模块使能位 0: 关闭 ADC 模块 1: 打开 ADC 模块	0
ADCBIT 0xB5		6	DRDY	读	ADC 序列转换完成标志位 0: 无序列转换完成标志,由软件清 0;每 次重新启动 ADS 时硬件会清 DRDY 1: 表示完成一个序列的 ADC 转换	0
	0xB5	5	ADS	读/写	ADC 序列转换启动位 0:未进行序列转换/转换已完成 1:置 1 开始序列转换,在转换过程中保持 为 1,转换完成后硬件自动清 0(若转换期 间被清 0 会立即终止序列转换)	0
		2	VREFP_MRR	读/写	内部参考输出镜像位 0: P0.4 (默认) 1: P2.	0
		1:0	VREFPS[1:0]	读/写	ADC 参考电压 VREFP 选择位 VREFPS[1:0] 功能 00 (默认) 选择 VDD 为参考电压 01 选择外部 VREF 端口输入作为参考电压 10 选择内部参考电压 11 选择内部参考电压,且引到 P0.4 口,用于外接滤波电容	0



19.3.4 ADC 采样数据(Analog to digital converter Sample data)

12bit_ADC 会将采样到的 12 位二进制值的高 8 位放入 ADCDATAH,低 8 位放入

ADCDATAL,同时也把值的高8位存入了寄存器ADCDAT。

ADCDATAH(A3h) ADC 转换的高 4 位 AD 数据

` ,									
位号	7	6	5	4	3	2	1	0	
位符号				ADCD	ATAH				
读/写		读/写							
初始值		0x00							

ADCDATAL(A4h) ADC 转换的低 8 位 AD 数据

位号	7	6	5	4	3	2	1	0	
位符号		ADCDATAL							
读/写		读/写							
初始值		0x00							

ADCDAT(97h) SAR ADC 转换的高 8 位 AD 数据

位号	7	6	5	4	3	2	1	0	
位符号		ADCDAT							
读/写		读/写							
初始值		0x00							

19.4 ADC 校准方法

上电先进行 AD 校准,校准一次即可。

- (1) 配置 ADC 时钟(ADCKSEL)和采样建立时间(TSAD);
- (2) 配置 ADC 内部参考电压 VREFSEL[1:0]为内部 2V 基准;
- (3) 使能 ADC (ADEN=1);
- (4) 等待 ADRDY=1, 即等待 ADC 初始化稳定;
- (5) 设置采集通道为内部 GND, 启动 ADC 单次序列转换;
- (6) 参考 ADCVOF 的介绍: 先将 ADCVOF[4:0]=1,1111, 然后对内部 GND 通道的采集 数据与 1 逐个比较,如果大于等于 1,则将 ADCVOF 的数值减小 1,直到采集的 AD 值小于等于 1,则结束校准。

劲芯微电子

第 105 页 共 137



METCH(B6h) ADC 采样偏移校准控制

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	METCH<7>	读/写	SAR_ADC 高位采样电容小权重的分散分布方式。默认 0 开启。 1 为传统方式。	0
		6	METCH<6>	读/写	0: 为传统方法,上升沿动作,LATCH 超前比较,数字 SAR 时钟 DELAY 足够时间,保证比较器结果稳定后,采样比较器结果。 1: 为预研,SAR 时钟下降沿触发 LATCH,比较器输出结果。数字用 SAR 时钟上升沿采样比较器结果。(同频时钟下,每一拍比较的电容阵列建立时间减半!)	0
		5	VTHS	读/写	I/O 输入电压门限选择 0: 输入高电压=0.7VDD, 输入低电压 =0.3VDD 1: 输入高电压=0.4VDD, 输入低电压 =0.2VDD	0
METCH	0xB6	4:0	ADCVOF[4:0]	读/写	SAR ADC 的 偏移校准控制位。 0,0000 : 表示把 ADC 输出结果调整到最小 0,0001 : 表示把 ADC 输出结果往数值更小的方向调整 0,1110 : 表示把 ADC 输出结果往数值更小的方向调整 0,1111 : 不作调整 1,0000 : 不作调整(默认) 1,0001 : 表示把 ADC 输出结果往数值更大的方向调整 1,1110 : 表示把 ADC 输出结果往数值更大的方向调整 1,1111 : 表示把 ADC 输出结果间整到最大	0x10

V4.0



19.5 单次序列转换方法

- (1) 配置 ADC 时钟(ADCKSEL)和采样建立时间(TSAD)。
- (2) 配置 ADC 通道 ADCCHANL[15:0] 和 AINS[4:0]。
- (3) 配置 ADC 内部参考电压 VREFSEL[1:0], 如选择外部参考, 可省略。
- (4) 使能 ADC (ADEN=1), 如需中断则 EADC 位置 1。
- (5) 等待 ADRDY=1, 即等待 AD 初始化稳定。
- (6) 启动 ADC 转换(ADS=1),判断 DRDY 是否置 1,置 1则可以读取 ADC 数据。如果 ADC 中断打开则不用管 DRDY,直接进中断读取 ADC 数据。
- (7) 清 DRDY, 完成一次 ADC 序列转换。如果开了 AD 中断,清除 DRDY。



20 I2C 总线

CV5003 提供 1 组 I2C 总线, 只作从机, 进行从收。I C 总线仅支持 7 位地址。支持标准速率 传输 (100kbps) 和快速传输(400k bps)。

I2C 空闲时,两条线都为高。这时任一设备都可以做为主机发个起始位 START 开始数据 传输,在停止位 STOP 出现之前,总线被认为处于忙状态。主机产生串行时钟脉冲以及起始位 和停止位。如果总线上没有 START 起始信号,则所有总线设备被认为未被寻址从机,硬件自动 匹配自己的从机地址或广播呼叫地址。若地址匹配,就产生中断。

I2C 总线上传输的每个字节都包含 8 个数据位(MSB 优先)和一个应答位,共 9 位。但每次传输的字节个数没有明确界定(起始位 START 和停止位 STOP 之间的字节个数),但每个字节都应有一个应答位。主机产生 8 个时钟脉冲,以传输 8 位数据。在第 8 个时钟 SCL 沿后,由 SDA 脚输出数据后,SDA 转为输入模式在第 9 个时钟脉冲以读取第 9 位应答位。在第 9 个时钟脉冲后,数据接收端若没准备好接收下一个字节,可以拉住时钟线保持低,让传输挂起。接收端释放时钟线 SCL 以后,传输继续。

20.1 I2C 相关寄存器

I2C CON(E4h) I2C 控制寄存器(红字为 PAGE1 的寄存器)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7	I2C_INT	读	中断状态位	0
		6	RSV	读	Reserved	0
		5	I2C_RW	读	i2c 读写状态 0:接收, 1:发送	0
I2C CON	OxE4	4	BUSY	读	i2c 处于 busy 状态	0
IZC_CON		3	RSV	读	Reserved	0
		2	RFRST	读/写	写 1 清除接收 FIFO 数据,自动变为 0	0
		1	TFRST	读/写	写 1 清除发送 FIFO 数据,自动变为 0	0
		0	TREN	读/写	允许 I2C 接口接收和发送数据	0

I2C_INTEN(E5h) I2C 中断使能(红字为 PAGE1 的寄存器)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		1	SCL LOCK EN	读/写	收到设备地址,当 SCL_LOCK_EN 为 1	0
		4	SCL_LOCK_EN	以1-月	时,硬件自动将 SCL 拉低	U
I2CINTEN	0XE5	3	ADDROK_EN	读/写	接收设备地址中断使能	0
IZCINTEN	UVES	2	STOP_EN	读/写	接收 STOP 中断使能	0
		1	RFTRIG_EN	读/写	接收 FIFO 中断使能	0
		0	TFTRIG_EN	读/写	发送 FIFO 中断使能	0



I2C_INTST(E6h) I2C 中断标志寄存器(红字为 PAGE1 的寄存器)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:4	RSV	R	Reserved	0
		3	ADDROK_FL AG	读/写	I2C 接收到正确的设备地址中断标志, 软件写 0 清零	0
I2C_INTS	0xE 6	2	STOP_FLAG	读/写	I2C 接收到 STOP 信号中断标志, 软件写 0 清零	0
•		1	RFTRIG_FLA G	读/写	接收 FIFO 大于等于 7 个字节中断标志,软件写 0 清零	0
		0	TFTRIG_FLA G	读/写	发送 FIFO 小于等于 1 个字节中断标志,软件写 0 清零	0

I2C_ADDR(EFh) I2C 设备地址寄存器(高7位有效)(红字为 PAGE1的寄存器)

位号	7	6	5	4	3	2	1	0			
位符号		I2C_ADDR[7:0]									
读/写		读/写									
初始值		0x00									

I2C_DAT(E7h) I2C 数据寄存器(红字为 PAGE1 的寄存器)

		>> + + + + + + + + + + + + + + + + + +	·· (· = • · •		14 /						
位号	7	' 6 5 4 3 2 1									
位符号		I2C_DAT[7:0]									
读/写		读/写									
初始值		0x00									

I2C_CNT(DEh) I2C 接收/发送 FIFO 数据个数寄存器(红字为 PAGE1 的寄存器)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
I2C CNT	OVDE	7:4	RFCNT	读	接收 FIFO 数据个数	0
IZC_CIVI	0xDE	3:0	TFCNT	读	发送 FIFO 数据个数	0



20.2 I2C 写流程

写寄存器的标准流程为:

- (1) 配置中断使能,配置 I2C 器件地址,使能 I2C 发送接收。
- (2) Master 发起 START。
- (3) Master 发送 I2C addr (7bit) 和写操作 0 (1bit),等待 ACK。
- (4) Slave 发送 ACK。
- (5) Master 发送 data(8bit),即要写 FIFO 中的数据,等待 ACK。
- (6) Slave 发送 ACK。
- (7) 第5步和第6步可以重复多次,即顺序写接收 FIFO 中的值。
- (8) Master 发起 STOP.

20.3 I2C 读流程

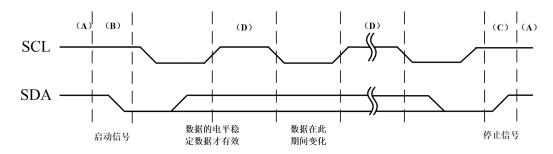
读寄存器的标准流程为:

- (1) 配置中断使能,配置 I2C 器件地址,使能 I2C 发送接收。
- (2) Master 发起 START。
- (3) Master 发送 I2C addr (7bit) 和读操作 1 (1bit),等待 ACK。
- (4) Slave 发送 ACK。
- (5) Slave 发送 data (8bit),即 FIFO 里的值。
- (6) Master 发送 ACK。
- (7) 第5步和第6步可以重复多次,即顺序读发送 FIFO 中的值。
- (8) Master 发起 STOP。

V4.0



20.4 I2C 从机时序



I2C 数据传输时序

A: 总线非忙状态

B: 启动数据传输

C: 停止数据传输

D: 数据有效段

S	Slave addr	W	A	read_data_start _addr[15:8]	A	read_data_start _addr[7:0]	A	E	s	Slave addr	R	A	Read_ data	A		Е	1
---	------------	---	---	--------------------------------	---	-------------------------------	---	---	---	------------	---	---	---------------	---	--	---	---

I2C 读操作时序图

s	Slave addr W	А	write_data_ start_addr[15:8]	Α	write_data_ start_addr[7:0]	A	Write_data	A	Write_data	A		H	
---	--------------	---	---------------------------------	---	--------------------------------	---	------------	---	------------	---	--	---	--

I2C 写操作时序图

图中:

灰色为 I2C Master 驱动, 白色为 I2C Slave 驱动;

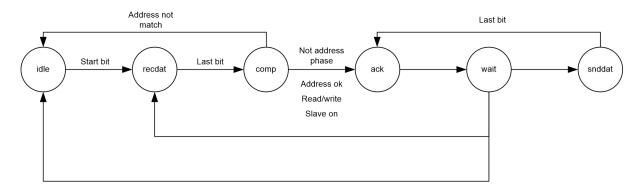
Slave addr: I2C 的器件地址,该值可通过设置相应寄存器来改变。

W: 0, R: 1

S: Start bit 当 SCL 为高时,将 SDA 从高拉底。

E: End bit 当 SCL 为高时将 SDA 从低拉高

A: Ack bit 低电平有效



I2C 发送接收状态转换

劲芯微电子 第 111 页 共 137



21 电源管理与监控

CV5003 电源管理单元提供两种电源管理模式 IDLE 和 STOP。

21.1 空闲和掉电模式

1) 空闲模式

设置 PCON 寄存器的 IDLE(PCON.0)位可以调用 IDLE 模式(置位 1)。在 IDLE 模式下,内部时钟和外围设备都在运行。内部时钟和外围设备运行。由于 CPU 没有活动,功耗会下降活动。CPU 可以通过任何中断或复位退出 IDLE 状态。

2) 掉电模式

设置 PCON 寄存器的 STOP(PCON.1)位可以调用 STOP 模式(置位 1)。在这种模式下,所有的内部时钟模式下的所有内部时钟都被关闭。CPU 将在无时钟的外部中断或复位的情况下退出这个状态。内部产生的中断(定时器、串行端口、看门狗……)都没有用,因为它们需要时钟活动。

相关寄存器如下显示:

PCON(87h) 电源管理控制寄存器

位号	7	6	5	4	3	2	1	0
位符号	SMOD_0	-	-	-	GF1	GF0	STOP	IDLE
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
初始值	0	0	0	0	0	0	0	0

21.2 中断唤醒

管脚中断能使 MCU 从空闲模式或掉电模式唤醒。具体设置方式可以参看第 15 章 IO 管脚中断。

其次,自唤醒定时器(WKT)也可以唤醒空闲/掉电模式的 MCU。具体配置请查看 14 章自唤醒定时器(WKT)

21.3 LVD 低压检测

CV5003 支持 VDD 端口的低电压检测 LVD 功能, 用于快速判断电源电压情况。

通过 LVDS(ANA_CON2[2:0])设置电压阈值,然后置位 LVD_EN(ANA_CON0.4),当电源电压低于设定值时,LVD 检测标志位 LVDF(ANA_CON0.5)将置位 1。注意清零 LVDF 需要向其写入 1。

如果需要打开低电压检测的中断,需要先打开该中断通道使能 IEX5(IEN1.4),再打开其中断使能位 LVDF_EN(ANA_CON0.3)。进入中断后,通过其中断标志位 LVDF(ANA_CON0.5)判断和操作。

其相关寄存器如下:



ANA_CON0(AFh)系统模拟量控制 0(主时钟等)

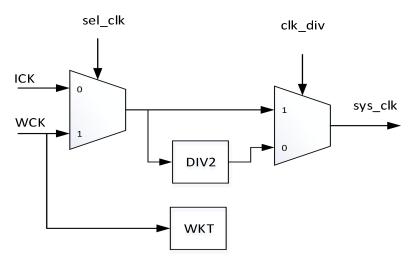
寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7	ICK_EN	读/写	内部高速时钟,默认有效	1
					SYS_CLK 系统主时钟分频选择	
		6	CLK_DIV	读/写	11分频	0
					02分频	
		5	LVDF	读/写	低电压检测标志位,高电平有效	0
)	LVDI	医一	写 1 清零	U
		4	LVD_EN	读/写	低电压检测使能信号,高电平有效,默认为 0	0
ANA_CON0	0XAF	3	LVDF_EN	读/写	低电压检测中断使能,高电平有效	0
					SYS_CLK 时钟选择:	
		2	SEL_CLK	读/写	0: ICK (16MHZ)	0
					1: WCK (128KHZ)	
		1		读/写	不可清零	1
					128K 时钟输出,模块关闭时输出逻辑保持最	
		0	WCK_EN	读/写	后时刻输出电平	0
					电源上电达到复位阈值之前输出低电平	

ANA_CON2(B4h) 系统模拟量控制 2(主电源, LVD等)

寄存器	地址	位号	位符号	读/写	设置功能或作用	位复位值
		7:6	DVS_256	R/W	工作电压选择 11 :RESERVED 10 :5V (±10%) 10 01 :3.3V (±10%) 01 00 :1.8V (±10%) 00	0
		5:4	DVS_1024	R/W	工作电压选择 11 :RESERVED 10 :5V (±10%) 10 01 :3.3V (±10%) 01 00 :1.8V (±10%) 00	0
ANA_CON2	0XB4	3	HVS	R/W	CP测试时,把HVS置高,加快MTP,由0到1的写速度	0
		2:0	LVD_S	R/W	低电压检测阈值配置 LVD_S<2:0> 功能 000 低电压检测阈值 2.2V 001 低电压检测阈值 2.4V 010 低电压检测阈值 2.6V 011 低电压检测阈值 2.9V 100 低电压检测阈值 3.2V 101 低电压检测阈值 3.5V 110 低电压检测阈值 3.8V 111 低电压检测阈值 4.1V	0



22 系统时钟



如上图,系统在不同工作模式下,时钟会有如下表现:

- 普通模式: 高低速时钟都正常工作。
- 低速模式:只有低速时钟正常工作,当系统运行在低速模式下,软件可将 ICK_EN 关闭。
- STOP 模式:全部时钟都停止工作。ICK 高速时钟使能硬件自动关闭,WCK 低速时钟需要软件关闭,如果主频跑在 WCK 时钟上,进入 STOP 模式前需要切回 ICK 高速时钟,再执行 STOP
- IDLE 模式: CPU 停止工作,外设可以工作

系统时钟控制相关寄存器,如下显示:





寄存器	地址	位 号	位符号	读/ 写	设置功能或作用	位复位 值	
WCK_TC	0x96	6:0	WCK_TRI M	读/ 写	WCK 128K 频率校正,在烧录模式进行,默认为 1000000 校正时,向 1111111 变化时,频率逐渐变慢;向 000000 变化时,频率逐渐变快。	0x40	
ICK_TC	0x95	7:0	ICK_TRIM	读/ 写	ICK 主时钟 16Mhz 频率校正,在烧录模式进行,默认为 1000.0000 校正时,向 1111.1111 变化时,频率逐渐变慢;向 0000.0000 变化时,频率逐渐变快。	0x80	
		7	ICK_EN	读/ 写	内部高速时钟,默认有效	1	
ANIA CONI	04	6	CLK_DIV	读/ 写	SYS_CLK 系统主时钟分频选择: 1: 1 分频; 0: 2 分频。	0	
ANA_CON 0	0xA F	2	SEL_CLK	读/ 写	SYS_CLK 时钟选择: 0: ICK(16Mhz); 1: WCK(128khz)。	0	
		0	WCK_EN	· 读/ 写	128K 时钟输出,模块关闭时输出逻辑保持 最后时刻输出电平;电源上电达到复位阈值 之前输出低电平。	0	
注意: 以上寄存器没有列出的位号,没有作用于时钟外设,ANA_CON0 默认值 0x12。							

23 运算放大器/比较器



CV5003 集成了 4 个运算放大器/比较器,可以通过配置 CMPxFS(x = 0~3),实现运放和比较器的切换。

作为运放 OP 工作时,可用于用户特定的模拟信号处理,如作为单位增益缓冲器,同/反相放大器,电压跟随,程控增益等等放大器或滤波器。

而作为比较器时,则支持中断服务和 40mV 的比较器迟滞。比较器中断时,可以选择三种中断触发方式,分别是上升沿、下降沿,上升/下降沿触发。

于此同时,无论是 OP 还是 CMP 都支持和内部参考电压输入或比较,而且支持配置内部的专用滤波寄存器 CMP_CON7 进行配置。

23.1 OP/CMP 寄存器及功能配置 23.1.1 CMP0 配置选择:



CMP_CON0(E6h) 比较器 0 控制寄存器

寄存器	地址	位 号	位符号	读/写	设置功能或作用	复位 值
		7	CMP0_INT_EN	读/写	CMP0 中断使能	0
		6	CMP0_OUT	读	比较器输出结果	0
		5	CMP0_EN	读/写	CMP0 高 电平有效,默认为 0	0
CMP_CON	0XE	4	CMP0HYS	读/写	比较器迟滞效应使能位 1: 带 40MV 的迟滞 0: 无迟滞效果(默认	0
0	6	3	CMP0_VREF_S EL	读/写	比较器正端输入参考电压选择。 0: 选择内部地 1: 选择内部参考电压 VREFP (1V、2V、3V、4V)	0
		2: 0	CMP0FS <2:0>	读/写	比较器选择功能位。 CMP0FS <2:0> 比较器功能模式	0

比较器 0 的 CMP0FS <2:0>

位号	模式	说明
	000-GPIO	P0.7, P1.2 都作为普通 I/O 引脚
	001-比较器	P1.2 作为普通 I/O 引脚,比较器正端接内部参考(地或 VREFP), P0.7 作为比较器负输入引脚 比较输出的信号输出到 CMP0O 寄存器
	010-比较器	P1.2 作为普通 I/O 引脚,比较器正端接内部参考(地或 VREFP), P0.7 作为比较器负输入引脚 比较输出的信号输出到 CMP0O 寄存器
CMP0FS <2:0>	011-比较器	P1.2 作为比较器正输入引脚, P0.7 作为比较器负输入引脚 比较输出的信号输出到 CMP0O 寄存器
	100-比较器	P1.2 作为比较器正输入引脚, P0.7 作为比较器负输入引脚 比较输出的信号输出到 CMP0O 寄存器
	101-比较器	P0.7, P1.2 作为普通 I/O 引脚。正端接内部参考(VREFP),可将内部参考通过 OP(buffer)输出(运放接成电压跟随器)
	110-运算放 大器 111-运算放 大器	P1.2 作为 OP 正端输入引脚, P0.7 作为 OP 负输入引脚



23.1.2 CMP1 配置选择:

CMP_CON3 (D2h) 比较器 1 控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7	CMP1_INT	读/写	CMP1 中断标志位	0
		6	CMP1_INT_EN	读/写	CMP1 中断使能	0
		5	CM1_OUT	读	比较器输出结果	0
CMP_CON3 0XD2		4	CMP1_EN	读/写	CMP1 高 电平有效,默认为 0	0
	0XD2 3 2:0	CMP1HYS	读/写	比较器迟滞效应使能位 1: 带 40MV 的迟滞 0: 无迟滞效果(默认	0	
		2:0	CMP1FS <2:0>	读/写	比较器选择功能位。 CMP1FS <2:0> 比较器功能	0

比较器 1 的 CMP1FS <2:0>

位号	模式	说明
	000-GPIO	P0.3, P0.4, P0.2 都作为普通 I/O 引脚
	001-比较器	P0.3 作为比较器正输入引脚, P0.4 作为比较器负输入引脚, P0.2 作为普通 I/O 引脚,比较输出的信号输出到 CMP1O 寄存器
	010-比较器	P0.3 作为比较器正输入引脚, P0.4 作为普通 I/O 引脚,比较器负端接内部地(GND), P0.2 作为普通 I/O 引脚,比较输出的信号输出到 CMP1O 寄存器
CMP1FS <2:0>	011-比较器	P0.3 作为比较器正输入引脚,P0.4 作为普通 I/O 引脚,比较器负端接内部参考电压(1V, 2V, 3V, 4V),P0.2 作为普通 I/O 引脚,比较输出的信号输出到 CMP1O 寄存器
2.0	100-比较器	P0.3 作为比较器正输入引脚, P0.4 作为比较器负输入引脚, P0.2 作为比较器输出引脚,同时输出到 CMP1O 寄存器
	101-比较器	P0.3 作为比较器正输入引脚, P0.4 作为普通 I/O 引脚,比较器负端接内部地(GND), P0.2 作为比较器输出引脚,同时输出到 CMP1O 寄存器
	110-运算放大 器	P0.3 作为比较器正输入引脚,P0.4 作为普通 I/O 引脚,比较器负端接内部参考电压(1V, 2V, 3V, 4V),P0.2 作为比较器输出引脚,同时输出到 CMP1O 寄存器
	111- 运算放大	P0.3 作为 OP 正端输入引脚, P0.4 作为 OP 负端输入引脚, P0.2 作为 OP 的输出引脚



23.1.3 CMP2 配置选择:

CMP CON4 (D3h) 比较器 2 控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7	CMP2_INT	读/写	CMP2 中断标志位	0
		6	CMP2_INT_EN	读/写	CMP2 中断使能	0
		5	CM2_OUT	R	比较器输出结果	0
CMP_CON4 0XE		4	CMP2_EN	读/写	CMP2 高 电平有效,默认为 0	0
	0XD3 3 2: 0	3	CMP2HYS	读/写	比较器迟滞效应使能位 1: 带 40MV 的迟滞 0: 无迟滞效果(默认	0
		2: 0	CMP2FS <2:0>	读/写	比较器选择功能位。 CMP2FS <2:0> 比较器功能	0

比较器 2 的 CMP2FS <2:0>

位号	模式	说明						
	000-GPIO	P0.6, P0.7, P2.1 都作为普通 I/O 引脚						
	001-比较器	P2.1 作为比较器正输入引脚, P0.7 作为比较器负输入引脚, P0.6 作为普通 I/O 引脚,比较输出的信号输出到 CMP2O 寄存器						
	010-比较器	P2.1 作为比较器正输入引脚, P0.7 作为比较器负输入引脚 P0.6 作为普通 I/O 引脚,比较输出的信号输出到 CMP2O 寄存器						
CMP2FS <2:0>	011-比较器	P2.1 作为比较器正输入引脚, P0.7 作为普通 I/O 引脚, 比较器负端接内部参考电压(1V, 2V, 3V, 4V), P0.6 作为普通 I/O 引脚, 比较输出的信号输出到 CMP2O 寄存器						
	100-比较器	P2.1 作为比较器正输入引脚, P0.7 作为比较器负输入引脚, P0.6 作为比较器输出引脚,同时输出到 CMP2O 寄存器						
	101-比较器	无						
	110-运算放大 器	P2.1 作为比较器正输入引脚, P0.7 作为普通 I/O 引脚, 比较器负端接内部参考电压(1V, 2V, 3V, 4V), P0.6 作为比较器输出引脚,同时输出到 CMP2O 寄存器						
	111-运算放大 器	P2.1 作为 OP 正端输入引脚, P0.7 作为 OP 负端输入引脚, P0.6 作为 OP 的输出引脚						

23.1.4 CMP3 配置选择:



CMP_CON5(D4H) 比较器 3 控制寄存器

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7	CMP3_INT	读/写	CMP3 中断标志位	0
		6	CMP3_INT_EN	读/写	CMP3 中断使能	0
		5	CM3_OUT	读	比较器输出结果	0
		4	CMP3_EN	读/写	CMP3 高 电平有效,默认为 0	0
CMP_CON5 0XD4	0XD4	3	CMP3HYS	读/写	比较器迟滞效应使能位 1: 带 40MV 的迟滞 0: 无迟滞效果(默认	0
		2: 0	2: 0	CMP3FS <2:0>	读/写	比较器选择功能位。 CMP3FS <2:0> 比较器功能

比较器 3 的 CMP3FS <2:0>

位号	模式	说明					
	000-GPIO	P1.7, P0.7, P1.5 都作为普通 I/O 引脚					
	001-比较器	P1.7 作为比较器正输入引脚, P0.7 作为比较器负输入引脚, P1.5 作为普通 I/O 引脚,比较输出的信号输出到 CMP3O 寄存器					
	010-比较器	P1.7 作为比较器正输入引脚, P0.7 作为比较器负输入引脚 P1.5 作为普通 I/O 引脚,比较输出的信号输出到 CMP3O 寄存器					
CMP3FS <2:0>	011-比较器	P1.7 作为比较器正输入引脚, P0.7 作为普通 I/O 引脚, 比较器负端接内部参考电压(1V, 2V, 3V, 4V), P1.5 作为普通 I/O 引脚, 比较输出的信号输出到 CMP3O 寄存器					
	100-比较器	P1.7 作为比较器正输入引脚, P0.7 作为比较器负输入引脚, P1.5 作为比较器输出引脚,同时输出到 CMP3O 寄存器					
	101-比较器	无					
	110-运算放大 器	P1.7 作为比较器正输入引脚,P0.7 作为普通 I/O 引脚,比较器负端接内部参考电压(1V, 2V, 3V, 4V),P1.5 作为比较器输出引脚,同时输出到 CMP3O 寄存器					
	111-运算放大 器	P1.7 作为 OP 正端输入引脚, P0.7 作为 OP 负端输入引脚, P1.5 作为 OP 的输出引脚					

23.2 运放/比较器中断及触发



如果需要设定运放/比较器中断,则需确定如下步骤:

- 1, 先配置比较器控制寄存器 CMP_CONn(n=0,3,4,5)里的 CMPxFS <2:0>(x = 0~3),进行选择正/负端 输入引脚,并且保证 OP/比较器的输出,必须从管脚输出,否则,将不产生中断。配置比
 - 2,较器输出中断触发模式控制寄存器 CMP_CON6 ,选择中断触发方式。
- 3,打开对应的比较器中断使能,将 CMPx_INT_EN(x = 0~3)置位 1。然后打开中断通道使能,将 IEX6(IEN1.5)置位 1;
 - 4, 进入中断后, 用比较器中断标志位 CMPx_INT (x=0~3) 进行判断即可

比较器中断触发相干寄存器如下显示:

CMP CON6 (D5h) 比较器输出中断触发模式控制

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		7:6	CMP0IM	读/写	比较器 0 的输出中断触发模式控制位。 00: CMP0O 上升沿进中断; 01: CMP0O 下降沿进中断; 其他: CMP0O 上升和下降沿都进中断	0
CMP CON6	0XD5	5:4	CMP1IM	读/写	比较器 1 的输出中断触发模式控制位。 00: CMP1O 上升沿进中断; 01: CMP1O 下降沿进中断; 其他: CMP1O 上升和下降沿都进中断	0
CIVIF_CONO	OXDS	3:2	CMP2IM	读/写	比较器 2 的输出中断触发模式控制位。 00: CMP2O 上升沿进中断; 01: CMP2O 下降沿进中断; 其他: CMP2O 上升和下降沿都进中断	0
		1:0	CMP3IM	读/写	比较器 3 的输出中断触发模式控制位。 00: CMP3O 上升沿进中断; 01: CMP3O 下降沿进中断; 其他: CMP3O 上升和下降沿都进中断	0



23.3 运放/比较器失调校准

在运放的应用中,不可避免的会碰到运放的输入失调电压的问题,尤其对直流信号进行放大时,由于输入失调电压(越小越满足"虚短"原则)的存在,放大电路的输出端总会叠加我们不期望的误差。

每个运放/比较器,都有 16 级失调电压校准调节,需要根据信号频率、噪声情况和具体电路进行 0~16 逐级校准,然后取最小噪声且输出波形不失真的设置值。当设置调零级数刚好适当时,可以将失调电压值降至±1mV以下,甚至±0.2mV以下。

CV5003 配置了失调电压的校准功能,在 CMPx_CRT[3:0](x=0~3)设置失调校准级数。

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
	07.5	7:4	CMP1_CRT<3:0>	读/写	运放/比较器 1 失调校准	0x00
CMP_CON1	0XE7	3:0	CMP0_CRT<3:0>	读/写	运放/比较器 0 失调校准	0x00
CMP_CON2	7:4 0XD1 3:0	7:4	CMP3_CRT<3:0>	读/写	运放/比较器 3 失调校准	0x00
		3:0	CMP2_CRT<3:0>	读/写	运放/比较器 2 失调校准	0x00



23.4 运放/比较器滤波设置

运放/比较器配备了一个输出滤波器,强烈建议打开,可以有效提升稳定度。用于过滤从运放/比较器输出到数字或管脚的信号噪声,设置 CMPSEL(CMP_CON7[2:0])的值,调节时间长短过滤不同频率的噪声。

相关寄存器如下:

寄存器	地址	位号	位符号	读/写	设置功能或作用	复位值
		3	CMP0_INT	读/写	CMP0 中断标志位,软件写 1 清 0	0
CMP_CON7	0XD6	2:0	CMP_SEL	读/写	CMP_OUT 滤波设置 CMPSEL[2:0] 滤波的选择 000 1 CPUCLK 001 2 CPUCLK 010 4 CPUCLK 011 8 CPUCLK 100 6 CPUCLK 101 32 CPUCLK 110 64 CPUCLK	0



24 指令集

CV5003 所有指令的执行和标准都与通用的 8051 相同。

24.1 符号说明

以下为一般符号说明:

21173 /3/13	- V- V-
符号	说明
Rn	工作寄存器 R0-R7
direct	256 个内部 RAM 位置, 和特殊功能寄存器 SFR
@Ri	由寄存器 R0 或 R1 寻址的间接内部或外部的 RAM 位置
#data	指令中包含8位的常数
#data 16	指令的第2、第3字节是16位常数
bit	标志位,可位寻址的 IO 脚,控制或状态等
Α	累加器

跳转符号说明:

符号	说明
addr16	LCALL 和 LJMP 的目标地址可以是 64K 字节程序内存地址空间的任何地址。
addr11	ACALL 和 AJMP 的目标地址将在同一个 2K 字节的程序内存页中。程序的另外一页则从第一个字节开始。
rel	SJMP 和所有的条件跳转包括一个 8 位偏移字节。其值的范围是(-128-+127



24.2 算术运算

Mnemonic	Description	Code	Bytes	Cycles
ADD A,Rn	Add register to accumulator	28-2F	1	1
ADD A,direct	Add direct byte to accumulator	25	2	2
ADD A,@Ri	Add indirect RAM to accumulator	26-27	1	2
ADD A,#data	Add immediate data to accumulator	24	2	2
ADDC A,Rn	Add register to accumulator with carry flag	38-3F	1	1
ADDC A,direct	Add direct byte to A with carry flag	35	2	2
ADDC A,@Ri	Add indirect RAM to A with carry flag	36-37	1	2
ADDC A,#data	Add immediate data to A with carry flag	34	2	2
SUBB A,Rn	Subtract register from A with borrow	98-9F	1	1
SUBB A,direct	Subtract direct byte from A with borrow	95	2	2
SUBB A,@Ri	Subtract indirect RAM from A with borrow	96-97	1	2
SUBB A,#data	Subtract immediate data from A with borrow	94	2	2
INC A	Increment accumulator	4	1	1
INC Rn	Increment register	08-0F	1	2
INC direct	Increment direct byte	5	2	3
INC @Ri	Increment indirect RAM	06-07	1	3
INC DPTR	Increment data pointer	A3	1	1
DEC A	Decrement accumulator	14	1	1
DEC Rn	Decrement register	18-1F	1	2
DEC direct	Decrement direct byte	15	2	3
DEC @Ri	Decrement indirect RAM	16-17	1	3
MUL AB	Multiply A and B	A4	1	5
DIV	Divide A by B	84	1	5
DAA	Decimal adjust accumulator	D4	1	1





24.3 逻辑运算

Mnemonic	Description	Code	Bytes	Cycles
ANL A,Rn	AND register to accumulator	58-5F	1	1
ANL A,direct	AND direct byte to accumulator	55	2	2
ANL A,@Ri	AND indirect RAM to accumulator	56-57	1	2
ANL A,#data	AND immediate data to accumulator	54	2	2
ANL direct,A	AND accumulator to direct byte	52	2	3
ANL direct,#data	AND immediate data to direct byte	53	3	4
ORL A,Rn	OR register to accumulator	48-4F	1	1
ORL A,direct	OR direct byte to accumulator	45	2	2
ORL A,@Ri	OR indirect RAM to accumulator	46-47	1	2
ORL A,#data	OR immediate data to accumulator	44	2	2
ORL direct,A	OR accumulator to direct byte	42	2	3
ORL direct,#data	OR immediate data to direct byte	43	3	4
XRL A,Rn	Exclusive OR register to accumulator	68-6F	1	1
XRL A,direct	Exclusive OR direct byte to accumulator	65	2	2
XRL A,@Ri	Exclusive OR indirect RAM to accumulator	66-67	1	2
XRL A,#data	Exclusive OR immediate data to accumulator	64	2	2
XRL direct,A	Exclusive OR accumulator to direct byte	62	2	3
XRL direct,#data	Exclusive OR immediate data to direct byte	63	3	4
CLR A	Clear accumulator	E4	1	1
CPL A	Complement accumulator	F4	1	1
RL A	Rotate accumulator left	23	1	1
RLC A	Rotate accumulator left through carry	33	1	1
RR A	Rotate accumulator right	3	1	1
RRC A	Rotate accumulator right through carry	13	1	1
SWAP A	Swap nibbles within the accumulator	C4	1	1



24.4 数据传递

Mnemonic	Description	Code	Bytes	Cycles
MOV A,Rn	Move register to accumulator	E8-EF	1	1
MOV A,direct	Move direct byte to accumulator	E5	2	2
MOV A,@Ri	Move indirect RAM to accumulator	E6-E7	1	2
MOV A,#data	Move immediate data to accumulator	74	2	2
MOV Rn,A	Move accumulator to register	F8-FF	1	2
MOV Rn,direct	Move direct byte to register	A8-AF	2	4
MOV Rn,#data	Move immediate data to register	78-7F	2	2
MOV direct,A	Move accumulator to direct byte	F5	2	3
MOV direct,Rn	Move register to direct byte	88-8F	2	3
MOV direct1,direct2	Move direct byte to direct byte	85	3	4
MOV direct,@Ri	Move indirect RAM to direct byte	86-87	2	4
MOV direct,#data	Move immediate data to direct byte	75	3	3
MOV @Ri,A	Move accumulator to indirect RAM	F6-F7	1	3
MOV @Ri,direct	Move direct byte to indirect RAM	A6-A7	2	5
MOV @Ri,#data	Move immediate data to indirect RAM	76-77	2	3
MOV DPTR,#data16	Load data pointer with a 16-bit constant	90	3	3
MOVC	Move code byte relative to DPTR to		_	_
A,@A+DPTR	accumulator	93	1	3
MOVC A,@A+PC	Move code byte relative to PC to accumulator	83	1	3
MOVX A,@Ri	Move external RAM (8-bit addr.) to A	E2-E3	1	3-10
MOVX A,@DPTR	Move external RAM (16-bit addr.) to A	E0	1	3-10
MOVX @Ri,A	Move A to external RAM (8-bit addr.)	F2-F3	1	4-11
MOVX @DPTR,A	Move A to external RAM (16-bit addr.)	F0	1	4-11
PUSH direct	Push direct byte onto stack	C0	2	4
POP direct	Pop direct byte from stack	D0	2	3
XCH A,Rn	Exchange register with accumulator	C8-CF	1	2
XCH A,direct	Exchange direct byte with accumulator	C5	2	3
XCH A,@Ri	Exchange indirect RAM with accumulator	C6-C7	1	3
XCHD A,@Ri	Exchange low-order nibble indir. RAM with A	D6-D7	1	3



24.5 程序分支

Mnemonic	Description	Code	Bytes	Cycles
ACALL addr11	Absolute subroutine call	2	6	
LCALL addr16	Long subroutine call	12	3	6
RET	from subroutine	22	1	4
RETI	from interrupt	32	1	4
AJMP addr11	Absolute jump	xxx01	2	3
LJMP addr16	Long iump	2	3	4
SJMP rel	Short jump (relative addr.)	80	2	3
JMP @A+DPTR	Jump indirect relative to the DPTR	73	1	2
JZ rel	Jump if accumulator is zero	60	2	3
JNZ rel	Jump if accumulator is not zero	70	2	3
JC rel	Jump if carry flag is set	40	2	3
JNC	Jump if carry flag is not set	50	2	3
JB bit,rel	Jump if direct bit is set	20	3	4
JNB bit,rel	Jump if direct bit is not set	30	3	4
JBC bit,direct rel	Jump if direct bit is set and clear bit	10	3	4
CJNE A,direct rel	Compare direct byte to A and jump if not equal	B5	3	4
CJNE A,#data rel	Compare immediate to A and jump if not equal	B4	3	4
CJNE Rn,#data rel	Compare immed. to reg. and jump if not equal	B8-BF	3	4
CJNE @Ri,#data rel	Compare immed. to ind. and jump if not equal	B6-B7	3	4
DJNZ Rn,rel	Decrement register and jump if not zero	D8-DF	2	3
DJNZ direct,rel	Decrement direct byte and jump if not zero	D5	3	4
NOP	No operation	0	1	1



24.6 布尔运算

Mnemonic	Description	Code	Bytes	Cycles
CLR C	Clear carry flag	C3	1	1
CLR bit	Clear direct bit	C2	2	3
SETB C	Set carry flag	D3	1	1
SETB bit	Set direct bit	D2	2	3
CPL C	Complement carry flag	B3	1	1
CPL bit	Complement direct bit	B2	2	3
ANL C,bit	AND direct bit to carry flag	82	2	2
ANL C,/bit	AND complement of direct bit to carry	B0	2	2
ORL C,bit	OR direct bit to carry flag	72	2	2
ORL C,/bit	OR complement of direct bit to carry	A0	2	2
MOV C,bit	Move direct bit to carry flag	A2	2	2
MOV bit,C	Move carry flag to direct bit	92	2	3



25 电气特性

除非另外说明,以下数据测试条件均为: VDD=5.0V,GND=0V,25°C。

25.1 极限参数

参数	符合	最小值	典型值	最大值	单位
直流供电电压	VDD	-0.3	_	6	V
输入/输出电压	VI/VO	GND-0.3	_	VDD+0.3	V
工作环境温度	TOTG	-40	_	85	$^{\circ}$ C
存储温度	TSTG	-55	_	125	$^{\circ}\mathbb{C}$

- 注: (1) 流过 VDD 的最大电流值在 5.0V, 25°C 下须小于 100mA。
 - (2) 流过 GND 的最大电流值在 5.0V, 25°C 下须小于 150mA。
- (3)用户于使用中达到或超过"极限参数"中所列值有可能会造成芯片永久性损坏。本规格 仅采用芯片在该条件 内测试完成,如超过本规范部分不做保证。芯片长期处于绝对最大额定值 条件下,可能会影响器件的可靠性。

25.2 DC 特性

注:除非另外说明,以上数据测试条件均为:VDD=5.0V,GND=0V,25°C。

符号	参数	条件	最小值	典 型 值	最大值	单 位
		电源电压				
VDD	工作电压	F = 0 ~ 16 MHz	2.0	5	5.5	V
		I/O				
VIL	输入低电压 (I/O 为 TTL 输入模式)		VSS-0.3	-	0.2VDD-0.1	٧
VIL1	输入低电压 (I/O 为 施密特触发输入模式, RTS 及 XIN)		VSS-0.3	1	0.3VDD	V
VIH	输入高电压 (I/O 为 TTL 输入模式)		0.2VDD+0.9	ı	VDD+0.3	V
VIH1	输入高电压 (I/O 为施密特触发输入模式)		0.7VDD	-	VDD+0.3	V
VIH2	输入高电压 (RST)		0.8VDD	-	VDD+0.3	٧
VOL	输出低电压[1]	VDD = 5.5 V, IOL = 15 mA	-	-	0.4	V

劲芯微电子

第 130 页 共 137



CV5003

	(正常灌电流强度,除输入模式外 所有模式)	VDD = 4.5 V, IOL = 13 mA	-	_	0.4	
	//113 122-4)	VDD = 3.0 V, IOL = 9 mA	-	-	0.4	
		VDD = 2.4 V, IOL = 7 mA	-	-	0.4	
		VDD = 5.5 V, IOH = - 590 uA	2.4	1	-	
VOH	输出高电压	VDD = 4.5 V, IOH = - 380 μA	2.4	-	-	
VOIT	(准双向模式)	VDD = 3.0 V, IOH = - 100 μA	2.4	-	-	
		VDD = 2.4 V, IOH = - 40 μA	2	-	-	
		VDD = 5.5 V, IOH = - 20 mA	2.4	-	-	
VOH1	输出高电压	VDD = 4.5 V, IOH = - 13 mA	2.4	-	-	
1	(强推挽模式)	VDD = 3.0 V, IOH = - 3.5 mA	2.4	-	-	
		VDD = 2.4 V, IOH = - 2 mA	2	-	-	
IIL	逻辑 0 输入电流 (准双向模式)	VDD = 5.5 V, VIN = 0.4 V	-	-	-50	μΑ
ITL	逻辑 1 至 0 转换电流[2] (准双向模式)	VDD = 5.5 V		-	-650	μA
ILI	输入漏电流 (开漏模式或输入模式)		-	1	±10	μA
RRST	RST 管脚内部上拉电阻		50	-	200	kΩ
		工作电流				
IDD	正常工作电流	HIRC	-	9	9.8	mA
	TT-15-TT-11-1100	LIRC	-	903	933	μΑ
IIDL	空闲模式工作电流	HIRC		2.2	2.5	mA
		LIRC	-	160	250	μΑ
IPD	掉电模式工作电流 (BOD 关闭)	TA = 25 °C TA = -40 °C ~ +85 °C	-	1.4	20	μΑ



25.3 AC 特性

参数	符合	条件(VDD=5V)	最小值	典型值	最大值	单位
内部 RC32M 启动时间	Tset1	常温, VDD=5V	-	-	5	μs
内部 RC44K 启动时间	Tset2	常温, VDD=5V	-	-	150	μs
外部高频振荡器启动时间	Tset3	16MHz,常温, VDD=5V	-	200	-	μs
外部高频振荡器工作电压	Vset3	16MHz	2.5	-	5.5	V
外部低频振荡器启动时间	Tset4	常温, VDD=5V	-	2	-	s
	FIRC1	VDD=2V~5.5V, 25°C	16(1- 1%)	16	16(1+1%)	MHz
频率精度	FIRC2	VDD=5.0V,-40°C ~+85°C	16(1-2%)	16	16(1+2%)	MHz
	FWRC	-	31	44	58	KHz



25.4 ADC 特性

参数	符号	条件	最小值	典型	最大值	单
				值		位
供电电压	VAD	-	2.7	5.0	5.5	V
精度	NR	GND≤VAIN≤Vref	-	10	12	bit
ADC 输入电压	VAIN	-	GND	-	Vref	V
ADC 输入电阻	RAIN	VAIN=5V	2	-	-	ΜΩ
模拟电压源推荐阻抗	ZAIN	-	-	-	10	kΩ
ADC 转换电流	IAD	ADC 模块打开,	-	0.6	1	mA
		VDD=5.0V				
ADC 输入电流	IADIN	VDD=5.0V	-	-	10	μA
微分非线性误差	DLE	VDD=5.0V	-	-	±2	LSB
		VDD=5.0V , Vref =2V	-	-	4	
红八叶丛林口子 / ANNI_ 牡花压克\	ILE	VDD=5.0V , Vref =3V	-	-	3.4	LSB
积分非线性误差(1MHz 转换频率)	ILE	VDD=5.0V , Vref =4V	-	-	2.5	LSD
		VDD=5.0V , Vref =VDD	-	-	2.75	
		VDD=5.0V ,Vref =外参	-	-	±2	
满刻度误差	EF	VDD=5.0V	-	-	±5	LSB
偏移量误差	EZ	VDD=5.0V	-	-	±3	LSB
总绝对误差	EAD	VDD=5.0V	-	-	±5	LSB
总转换时间 1	TCON1	VDD=5.0V	10			μs
		Vref =2/3/4V		-	-	
总转换时间 2	TCON2	VDD=5.0V	2			μs
		Vref =VDD		-	-	
内部参考电压	VADREF	VDD=5.0V , Vref =2V	2(1- 1%)	2	2(1+1%)	V

25.5 MTP 特性

参数	符号	条件	最小值	典型值	最大值	单位
读写测试	NENDUR	-	2000	-	-	Cycle
数据保存时间	TRET	T=25°C	-	10	-	year
字节写入时间	TPROG	1 个字节,Fcpu=16MHz	-	23	-	us
读取耗电流	IDD1	Fcpu=16MHz	-	4	-	mA
写入耗电流	IDD2	-	-	4	-	mA

注:除非另外说明,以上数据测试条件均为: VDD=5.0V,GND=0V,25°C。



25.6 BOR 检测电压特性

参数	符号	条件	最小值	典型值	最大值	单位
BOR 设定电压 1	VBOR1		1.7	1.8	1.9	V
BOR 设定电压 2	VBOR2		1.9	2.0	2.1	V
BOR 设定电压 3	VBOR3		2.3	2.4	2.5	V
BOR 设定电压 4	VBOR4	BOR 使能, VDD=2V~5.5V	2.5	2.6	2.7	V
BOR 设定电压 5	VBOR5		2.9	3.0	3.1	V
BOR 设定电压 6	VBOR6		3.5	3.6	3.7	V
BOR 设定电压 7	VBOR7		3.8	3.9	4.0	V
BOR 设定电压 8	VBOR8		4.1	4.2	4.3	V

25.7 LVD/PLVD 检测电压特性

参数	符号	条件	最小值	典型值	最大值	単位
LVD 设定电压 0	VPLVD		-	1.2	-	V
LVD 设定电压 1	VLVD1		1.8	1.9	2.0	V
LVD 设定电压 2	VLVD2		1.9	2.0	2.1	V
LVD 设定电压 3	VLVD3		2.3	2.4	2.5	V
LVD 设定电压 4	VLVD4	LVD 使能, VDD=2V~5.5V	2.5	2.6	2.7	V
LVD 设定电压 5	VLVD5		2.9	3.0	3.1	V
LVD 设定电压 6	VLVD6		3.5	3.6	3.7	V
LVD 设定电压 7	VLVD7		3.8	3.9	4.0	V
LVD 设定电压 8	VLVD8		4.1	4.2	4.3	V



25.8 运放特性

参数	符号	条件	最小值	典型值	最大值	単位
输入失调电压	Vos		-3		3	mV
校准后失调电压	V _{OSadj}		-0.2		0.2	mV
输入失调电流	lıo	VCM = 1/2VDD		8		nA
输入共模电压	V _{ICM}		0.1		VDD-0.1	V
转换速率	SR	电压跟随器模式		2		V/us
输出电压范围	V _{оит}		0.1		VDD-0.1	V
电压抑制比	PSRR			75		dB
共模抑制比	CMRR			80		dB
输出拉电流	PULL	Vol = 0.5				mA
输出灌电流	I PUSH	VoH = 4.5				mA
增益带宽	BW	电压跟随器模式		2.5		MHz
电容负载	CLOAD					pF

25.9 比较器特性

参数	符号	条件	最小值	典型值	最大值	单位
输入失调电压	Vos	-	-10		10	mV
输入共模电压	V _{ICM}		0.1		VDD-0.1	V
响应时间	T _{SR}	CINP-CINN = ± 10 mV		4	10	us

25.10 其他电气特性

1 、ESD (HBM) : CLASS 3A (≥4000V)

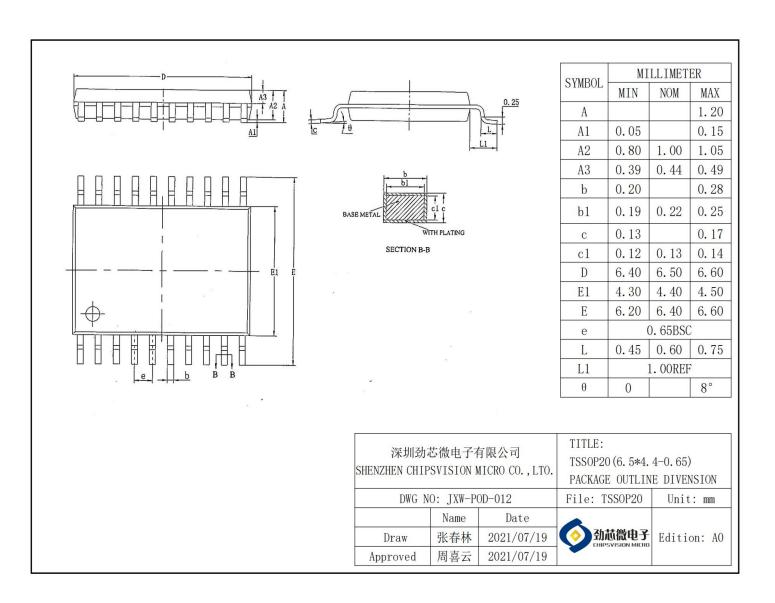
2 、ESD (MM) : CLASS 2 (≥200V)

3 、Latch_up: CLASS I (100mA)



26 封装信息

26.1 CV5003T 产品的外形尺寸:





26.2 CV5003Q 产品外形尺寸图:

