

集成PD功能的15W无线充电发射控制SOC

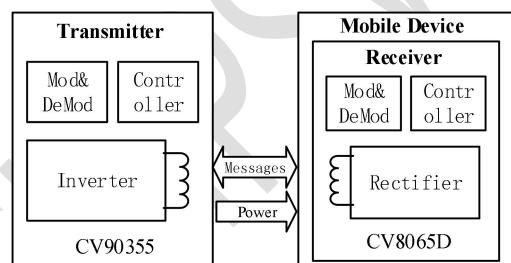
概述

CV90355是一颗无线充电发射SoC芯片，支持PD2.0, PD3.0, QC2.0, QC3.0, AFC等多种适配器供电。支持Qi V1.2、Qi V1.3最新标准，支持单线圈/多线圈无线充电应用，支持Qi标准BPP 5W、苹果7.5W、三星10W、EPP 15W充电；

CV90355可设置欠压保护，硬件过压保护、过流保护、过温保护等功能，支持Q值、FOD检测。

应用

- ☆ 单、双、三线圈无线充电底座
- ☆ 磁吸方案无线充电底座
- ☆ 车载无线充电设备
- ☆ 移动电源无线充电设备



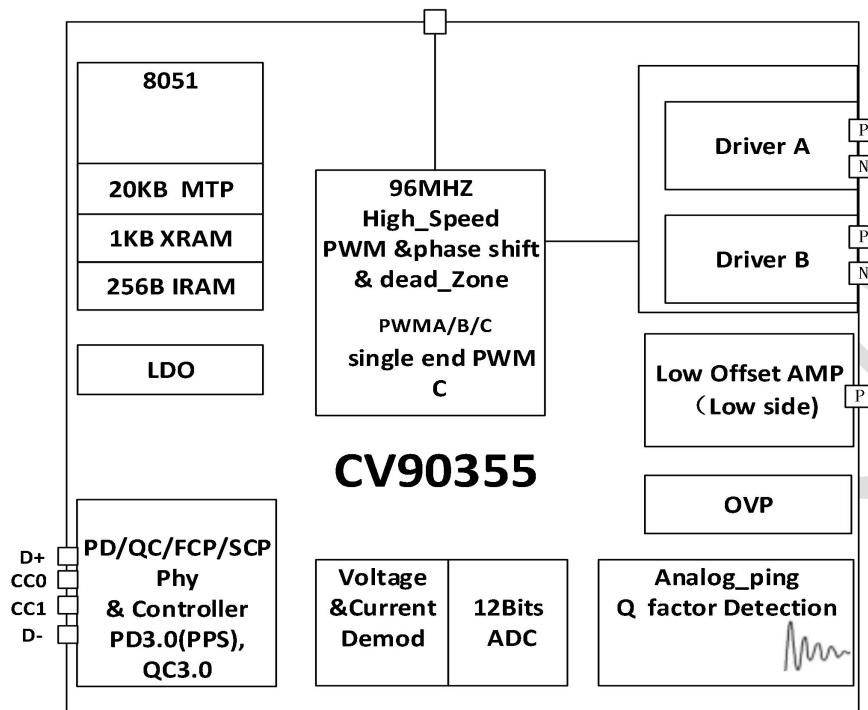
特性

- 符合Qi V1.2&V1.3 标准；
- 支持Qi标准BPP 5W、苹果7.5W、三星10W、EPP 15W充电；
- 内置高速8051核；
- 内置20KB MTP, 1KB XRAM, 256B IRAM；支持Type-C口升级FW；
- 支持PD2.0, PD3.0 PPS, QC2.0, QC3.0, AFC和SCP等多种快充协议；
- 内置全桥MOS栅极驱动器；
- 内置4对互补16bits高速PWM@96MHz，1路高速独立16bits PWM；
- 8路12bits高精度ADC；
- 内置电压、电流双路解码；
- 内置低零漂运放；
- 支持Q值检测；
- 支持FOD异物检测功能；
- 5个GPIO，支持I2C, UART通信。

产品信息

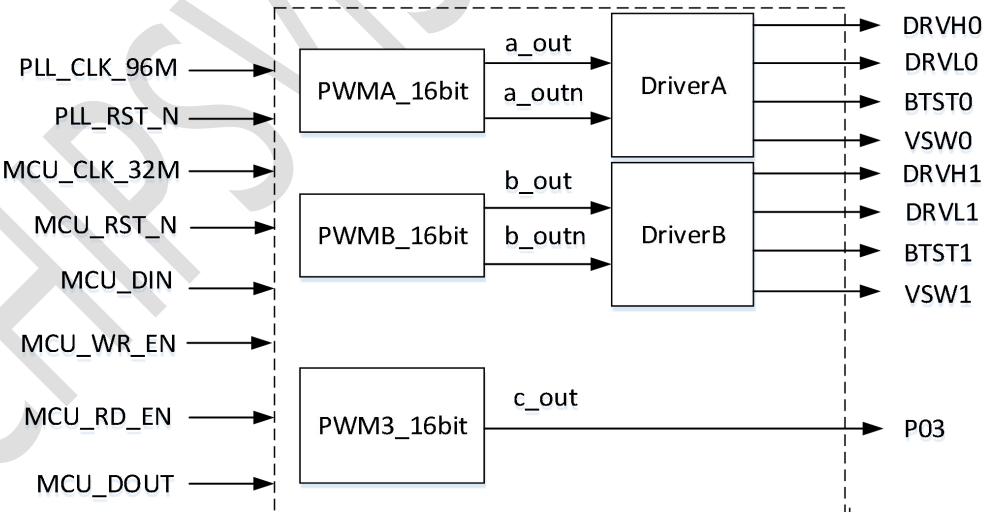
产品型号	封装	封装尺寸
CV90355	QFN40	5.00 * 5.00 * 0.75 mm

1 系统图



2 功能描述

2.1 全桥控制PWM



PWM采用96MHz频率设计，集成2路PWM互补输出组成，分别是A/B，（本文使用i来代表A/B），其中AB互补输出，分别是i_OUT/i_OUTN, C单端输出。其中A/B路集成内部Driver A 和Driver B。

特性描述：

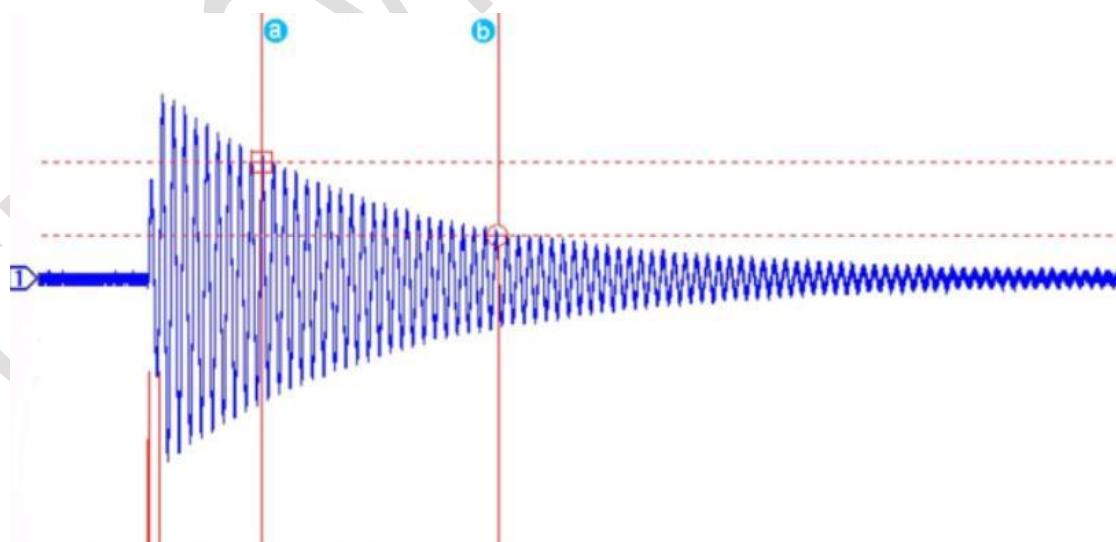
- 每一路A/B有一个16位向上自动装载计数器，占空比以及8位死区寄存器；
- 允许在指定数目的计数器周期之后更新定时器寄存器重复计数；
- A/B可以组合成全桥，可以移相、调脉宽，死区，注A/C也可以组合成全桥；
 - 其中A/B组成全桥，两者共用A路的周期、占空比，死区使用各自的，B路以A路为基准，可以进行移相；
- 每一路i_OUT/i_OUTN各自有输出使能控制；
- 支持在线动态改变周期、占空比、死区以及360度移相寄存器等，确保周期的完整性；

PWM3_16BIT是由一路独立PWM输出组成，分别是C_OUT。

PWM3_16BIT有一个16位的C_COUNT自动装载计数器组成。

2.2 Q值检测

开启半桥驱动上管，使LC存储一定能量后开启半桥驱动下管，LC电路自振放电，形成一个高频的按照指数衰减的震荡，波形如下图所示：



检测Va、Vb峰值电压，并记录中间脉冲数N，用下面格式算出电路Q值。

Q值公式： $Q = (2 \pi f) \cdot L/R = (N_b - N_a) \cdot \pi / \ln(V_a/V_b)$ ；

V_a=1000mV,

V_b=200mV;

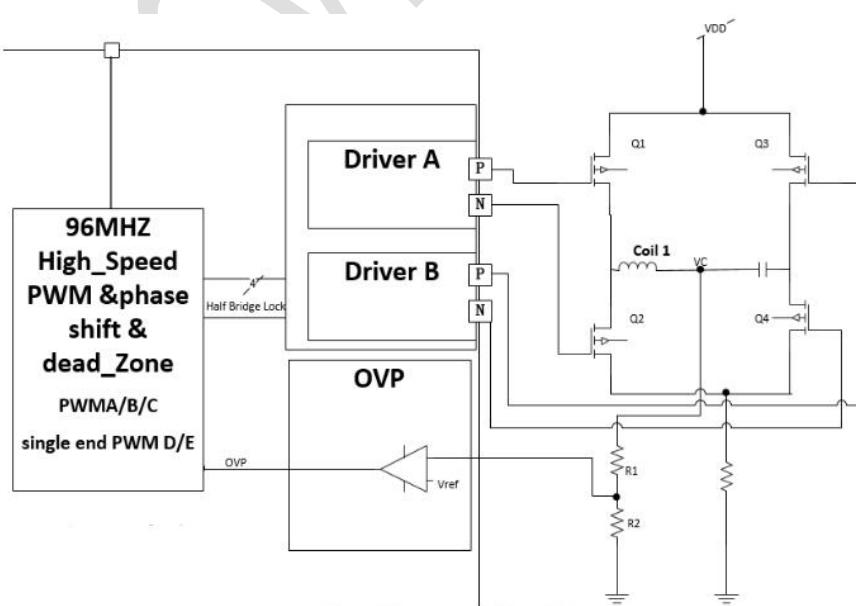
Ln (V_a/V_b)=Ln5=1. 609。

2.3 模拟ping

CV90355会向LC发送一个很短的脉冲，LC就会发生震荡。当有RX接近时，LC的震荡幅值就会改变，从而检测到有RX。模拟ping可以大幅降低TX待机的平均功耗。

2.4 硬件过压保护

CV90355内置硬件过压保护电路。使芯片具备快速触发保护机制，避免因异常（如异物）情况造成线圈谐振电压过高而对发射系统器件和接收设备受到高压冲击。CV90355具有三重过压保护机制，第一层为软件保护，当VC电压达到或接近软件预设保护电压时，软件将停止增加发射能量；当VC电压经过R1/R2分压值高过比较器N端电压（3.3V）时，硬件保护机制触发，OVP信号将产生Half Bridge Lock信号，将全桥工作模式锁定为半桥（Q3关闭、Q4常开），此时，Tx发射能量减半，同时产生OVP中断，如果此时TX接收RX通讯信号正常，VC电压不再持续升高，软件可决定系统是否恢复正常充电；如果在半桥工作模式下VC电压持续升高，系统将触发第三重保护，关闭Q1、Q3，同时常开Q2、Q4 MOSFET进入放电状态。



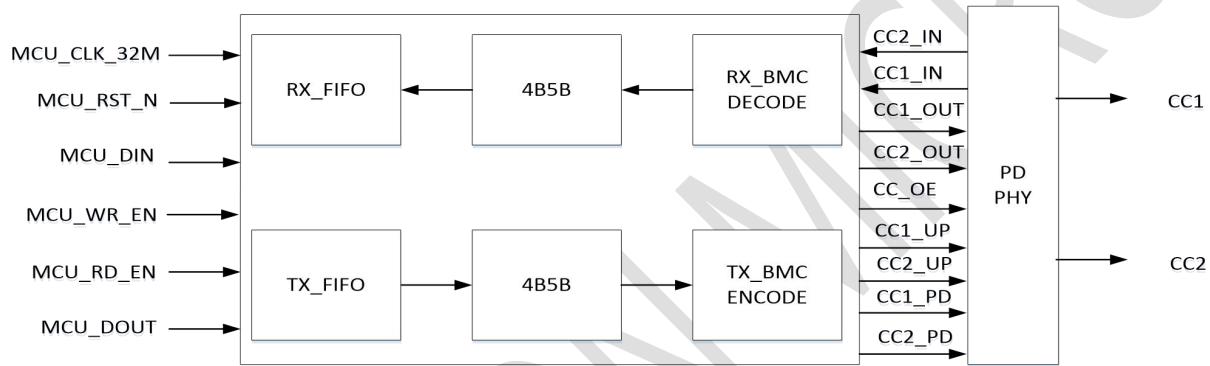
硬件保护电路框图

2.5 异物检测功能

CV90355使用Q值和功率损耗两种方法进行检测异物, 精准快速的做出判断和保护:

- Q值检测: 当TX检测的Q值比预设值低时, 会快速的发出FOD报警;
- 功率损耗: CV90355内有高精度ADC, 当TX的功率比RX收到的功率大于设定的值时, TX会做出精准的判断和FOD保护。

2.6 Type_C / PD接口



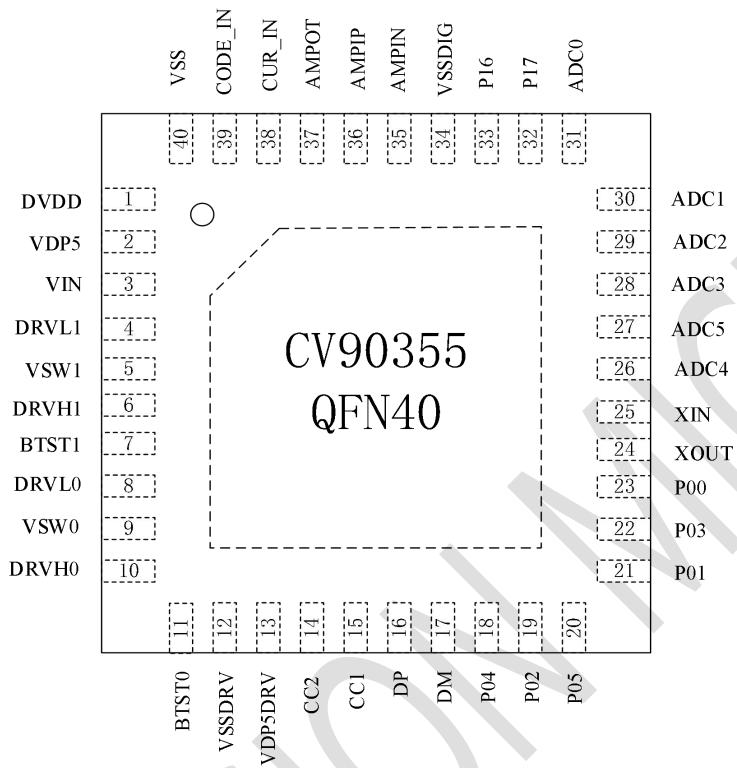
PD接口包括Phy层、链路层和编解码器控制器, 并通过FIFO与CPU总线连接, 该PD接口工作为sink模式, 支持PD2.0/3.0标准。

2.7 QC D+/D- 接口

CV90355内置QC D+/D-接口, 支持USB_ BC1.2 SDP/CDP/DCP/AFC/FCP/SCP电源设备, 其D+/D-电压等级如下表所示。

D+	D-	Output Voltage
0.6V	0.6V	12V
3.3V	0.6V	9V
0.6V	3.3V	Continuous mode
0.6V	High-Z	5V (Default)

3 引脚定义



3.1 引脚说明

引脚序号	引脚名称	描述
1	DVDD	内部LDO输出1.8V, 外接1uF电容到GND
2	VDP5	内部LDO输出5V, 外接1uF电容到GND
3	VIN	内部LDO输入电源
4	DRV1	半桥低压驱动输出引脚1
5	VSW1	半桥高压驱动SW连接引脚1
6	DRVH1	半桥高压驱动输出引脚1
7	BTST1	半桥高压驱动自举电源引脚1
8	DRVLO	半桥低压驱动输出引脚0
9	VSW0	半桥高压驱动SW连接引脚0
10	DRVH0	桥高压驱动输出引脚0
11	BTST0	半桥高压驱动自举电源引脚0
12	VSSDRV	栅极驱动器GND
13	VDP5DRV	栅极驱动器供电电源, 5V输入

引脚序号	引脚名称	描述
14	CC2	连接USB连接器CC2
15	CC1	连接USB连接器CC1
16	DP	连接USB连接器DP
17	DM	连接USB连接器DM
18	P04	通用数字IO
19	P02	通用数字IO 串口0发射管脚
20	P05	通用数字IO
21	P01	通用数字IO 烧录接口数字引脚 (MDAT)
22	P03	通用数字IO 串口0接收管脚
23	P00	通用数字IO 烧录接口时钟引脚(MCLK)
24	XOUT	外部晶振输出引脚
25	XIN	外部晶振输入引脚
26	ADC4	ADC 输入通道4
27	ADC5	ADC 输入通道5
28	ADC3	ADC 输入通道3
29	ADC2	ADC 输入通道2
30	ADC1	ADC 输入通道1
31	ADC0	ADC 输入通道0
32	P17	通用数字IO I2C SDA引脚 ADC通道输入
33	P16	通用数字IO I2C SCL引脚 ADC通道输入
34	VSSDIG	GND
35	AMPIN	运放负极输入端
36	AMPIP	运放正极输入端
37	AMOUT	运放输出端
38	CUR_IN	电流解码输入脚
39	CODE_IN	电压解码输入脚
40	VSS	GND

4 极限参数

参数	符号	最小值	最大值	单位
电压范围	VSW0, VSW1	-0.3	28	V
	BTST0, BTST1	-0.3	33	V
	DRVLO, DRVL1	-0.3	6	V
	DRVHO, DRVH1	-0.3	33	V
	CC1, CC2	-0.3	28	V
	DP, DM	-0.3	20	V
	DVDD	-0.3	2	V
	VSS, VSSDRV, VSSDIG	-0.3	0.3	V
	Others pin	-0.3	6	V
结温范围	T _J	-40	125	°C
存储温度范围	T _{stg}	-40	150	°C
热阻 (结温到环境)	θ _{JA}	47		°C/W
人体模型 (HBM)	ESD	-2000	2000	V

5 推荐工作条件

参数	符号	最小值	典型值	最大值	单位
供电电压	V _{IN}	3		21	V
输入电压范围	VDP5, VDP5DRV		5	5.5	V
I/O电压范围	CC1, CC2	1.0	1.1	1.2	V
	DP, DM	0	3.3		
	AMPIN, AMPIP, AMPOT	0	5	5.5	V
	P00, P01, P03, P16, P17	0	5	5.5	V
	ADC0—ADC5, CUR_IN, CODE_IN	0	5	5.5	V
	VDP5, VDP5DRV, XIN, XOUT	0	5	5.5	V
工作温度范围	T _A	-40		85	°C

6 典型应用原理图

参考本文第10页。

7 产品信息

封装外形图为本文最后一页。

产品型号	封装形态	防潮等级	包装方式	最小包装数量
CV90355	QFN40 (5.00 * 5.00 * 0.75 mm)	3级	卷带	3000 颗

